

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-091581

(43)Date of publication of application : 31.03.2000

(51)Int.Cl.

H01L 29/786

G02F 1/136

G09F 9/30

H01L 21/336

(21)Application number : 10-253105

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 07.09.1998

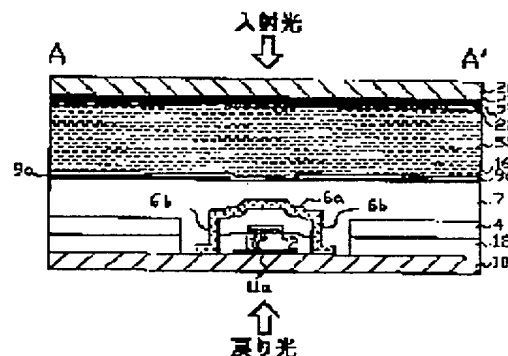
(72)Inventor : MURAIDE MASAO

(54) ELECTROOPTICAL DEVICE, MANUFACTURE THEREOF AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance light-shielding of an electrooptical device to incident light in the channel and channel adjacent regions of the TFT(thin film transistor) of the pixel part of the device and return light to the channel and channel adjacent regions using a comparatively simple constitution in the electrooptical device.

SOLUTION: This device is provided with an electrooptical material layer 50 pinched between one pair of substrates and pixel electrodes 9a provided in the form of matrix on a TFT array board 10. A first light-shield film 11a is provided on the lower side of a TFT. A data line 6a consists of a light-shield material and has a main wiring part, which covers the channel region of the TFT and the channel adjacent region 1a" of the TFT as seen from the side of an opposed substrate 20, and side light-shield parts 6b, which are extended from the edge of this main wiring part toward a groove formed in an interlayer insulating film and encircle the channel adjacent region from the sides thereof.



LEGAL STATUS

[Date of request for examination]

09.09.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(書誌+要約+請求の範囲)

(19)【発行国】日本国特許庁(JP)
 (12)【公報種別】公開特許公報(A)
 (11)【公開番号】特開2000-91581(P2000-91581A)
 (43)【公開日】平成12年3月31日(2000. 3. 31)
 (54)【発明の名称】電気光学装置及びその製造方法並びに電子機器
 (51)【国際特許分類第7版】

H01L 29/786
 G02F 1/136 500
 G09F 9/30 338
 H01L 21/336

【FI】

H01L 29/78 619 B
 G02F 1/136 500
 G09F 9/30 338
 H01L 29/78 616 A

【審査請求】未請求**【請求項の数】13****【出願形態】OL****【全頁数】20**

(21)【出願番号】特願平10-253105

(22)【出願日】平成10年9月7日(1998. 9. 7)

(71)【出願人】

【識別番号】000002369**【氏名又は名称】セイコーエプソン株式会社****【住所又は居所】東京都新宿区西新宿2丁目4番1号**

(72)【発明者】

【氏名】村出 正夫**【住所又は居所】長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内**

(74)【代理人】

【識別番号】100093388**【弁理士】****【氏名又は名称】鈴木 喜三郎 (外2名)****【テーマコード(参考)】**

2H092

5C094

5F110

【Fターム(参考)】

2H092 JA24 JA25 JB23 JB32 JB52 JB56 MA15 MA17 NA25 PA01 RA05
 5C094 AA02 AA16 AA25 AA43 BA03 BA16 CA19 CA20 CA24 DA13 DB04 EA04 EA07 EA10 ED15 FA01 FA02 FB02 FB12 FB15 GB
 5F110 AA06 BB04 CC02 CC06 CC07 DD03 FF02 FF03 FF09 FF23 FF32 GG13 GG15 GG32 GG47 GG52 HM14 HM15 NN03 NN22 NN

(57)【要約】

【課題】電気光学装置において、比較的簡単な構成を用いて、画素部のTFTのチャネル領域やチャネル隣接領域における入射光や戻り光に対する遮光性能を高める。

【解決手段】電気光学装置は、一対の基板間に挟持された電気光学物質層(50)と、TFTアレイ基板(10)にマトリクス状に設けられた画素電極(9a)とを備える。TFT(30)の下側には、第1遮光膜(11a)が設けられている。データ線(6a)は、遮光性の材料からなり、TFTのチャネル領域(1a')及びチャネル隣接領域(1a'')を対向基板(20)の側から見て夫々覆う主配線部と、この主配線部の縁から層間絶縁膜に形成された溝に向けて伸びておりチャネル隣接領域を側方から囲む側方遮光部(6b)とを有する。

【特許請求の範囲】

【請求項1】一対の第1及び第2基板間に電気光学物質が挟持されてなり、該第1基板上に、マトリクス状に配置され

た複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の薄膜トランジスタを構成する半導体層の少なくともチャンネル領域を前記第1基板の側から見て夫々覆う位置に設けられた遮光膜と、該遮光膜、前記半導体層、前記走査線及び前記データ線を構成する各層間に夫々介在する層間絶縁膜とを備えており、前記データ線は、遮光性の材料からなり、前記薄膜トランジスタ毎に少なくとも前記チャンネル領域及び前記チャンネル領域に隣接する前記半導体層のチャンネル隣接領域を前記第2基板の側から見て夫々覆うと共に長手方向に伸びる主配線部を有しており、前記層間絶縁膜の前記データ線よりも前記第1基板に近い側にある部分には、前記薄膜トランジスタ毎に少なくとも前記チャンネル隣接領域に対向する箇所における前記主配線部の縁に対向する位置に溝が形成されており、前記データ線は、前記薄膜トランジスタ毎に前記主配線部の縁から前記溝に向けて伸びており少なくとも前記チャンネル隣接領域を前記溝側から部分的に囲む側方遮光部を更に有することを特徴とする電気光学装置。

【請求項2】前記溝は、前記薄膜トランジスタ毎に前記チャンネル隣接領域に対向する箇所における前記主配線部の両縁に対向する位置に二つ形成されており、前記側方遮光部は、前記薄膜トランジスタ毎に前記二つ形成された溝に対応して二つ設けられており、前記チャンネル隣接領域は前記第1基板に平行な平面内で二方向から囲まれていることを特徴とする請求項1に記載の電気光学装置。

【請求項3】前記薄膜トランジスタ毎に、前記チャンネル隣接領域の前記チャンネル領域と反対側には、前記データ線から前記第1基板の側に伸びるコンタクトホールが開孔されており、当該コンタクトホール内を前記第1基板に向けて伸びる前記データ線の部分と、前記二つ設けられた側方遮光部とにより、前記チャンネル隣接領域は前記第1基板に平行な平面内で三方向から囲まれていることを特徴とする請求項2に記載の電気光学装置。

【請求項4】前記溝は、前記第2基板の側から見て前記薄膜トランジスタ毎に前記チャンネル領域及び前記チャンネル隣接領域を包囲するように形成されており、前記側方遮光部は、前記包囲するように形成された溝に対応して前記第1基板に平行な面内で前記チャンネル領域及び前記チャンネル隣接領域を包囲することを特徴とする請求項1に記載の電気光学装置。

【請求項5】前記遮光膜は、前記薄膜トランジスタ毎に島状に形成されていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項6】前記遮光膜は、前記走査線に沿って縞状に形成されていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項7】前記薄膜トランジスタはLDD(Lightly Doped Drain)構造あるいはオフセット構造を持つ型の薄膜トランジスタからなり、前記チャンネル隣接領域は、LDD領域あるいはオフセット領域を含むことを特徴とする請求項1から6のいずれか一項に記載の電気光学装置。

【請求項8】前記第2基板に、前記側方遮光部を含む前記データ線、前記走査線及び前記薄膜トランジスタを前記第2基板の側から見て覆う位置に配置されており各画素の開口領域を規定する他の遮光膜を更に備えたことを特徴とする請求項1から7のいずれか一項に記載の電気光学装置。

【請求項9】前記層間絶縁膜は、前記遮光膜と前記半導体層との間に介在する第1層間絶縁膜並びに前記薄膜トランジスタ及び前記走査線と前記データ線との間に介在する第2層間絶縁膜を含んでおり、前記溝は、前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも一方が開孔されることにより形成されていることを特徴とする請求項1から8のいずれか一項に記載の電気光学装置。

【請求項10】請求項9に記載の電気光学装置の製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に第2層間絶縁膜を形成する工程と、前記第2層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定時間のエッチングを行い前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも前記第2層間絶縁膜を開孔することにより前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含むことを特徴とする電気光学装置の製造方法。

【請求項11】請求項9に記載の電気光学装置の製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定時間のエッチングを行い前記第1層間絶縁膜を開孔する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に前記第2層間絶縁膜を形成すると共に前記第1層間絶縁膜が開孔された箇所前記第2層間絶縁膜を形成して前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含むことを特徴とする電気光学装置の製造方法。

【請求項12】前記エッチング工程は、前記溝の側壁をテーパ状に形成するウエットエッチング工程を含むことを特徴とする請求項10又は11に記載の電気光学装置の製造方法。

【請求項13】請求項1から9のいずれか一項に記載の電気光学装置を備えた電子機器。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ(以下適宜、TFT(Thin Film Transistor)と称す)駆動によるアクティブマトリクス駆動方式の電気光学装置及びその製造方法の技術分野に属し、特に、プロジェクタ等に用いられる、TFTの下側に遮光膜を設けた形式の電気光学装置及びその製造方法の技術分野に属する。

【0002】

【従来の技術】従来、この種の電気光学装置がプロジェクタ等にライトバルブとして用いられる場合には一般に、電気光学物質層を挟んでTFTアレイ基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光が画素部のTFTのa-Si(アモルファスシリコン)膜やp-Si(ポリシリコン)膜等からなる半導体層のチャネル領域に入射すると、このチャネル領域において光電変換効果により光電流が発生してしまい、TFTのトランジスタ特性が劣化する。このため、対向基板には、各TFTに夫々対向する位置に、Cr(クロム)などの金属材料や樹脂ブラックなどからブラックマトリクス或いはブラックマスクと呼ばれる遮光膜が形成されるのが一般的である。この遮光膜は、各画素の開口領域(即ち、画像表示領域内において投射光が透過する領域)を規定することにより、TFTの半導体層に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を果たしている。

【0003】この種の電気光学装置においては、特にトップゲート構造(即ち、TFTアレイ基板上においてゲート電極がチャネルの上側に設けられた構造)を採る正スタガ型又はコプラナー型のa-Si又はp-SiTFTを用いる場合には、投射光の一部が電気光学物質プロジェクタ内の投射光学系により戻り光として、TFTアレイ基板の側からTFTのチャネル領域に入射するのを防ぐ必要がある。同様に、投射光が通過する際のTFTアレイ基板の表面からの反射光や、更にカラー用に複数の電気光学装置を組み合わせる使用する場合の他の電気光学装置から出射した後に投射光学系を突き抜けてくる投射光の一部が、戻り光としてTFTアレイ基板の側からTFTのチャネル領域に入射するのを防ぐ必要がある。このために、特開平9-127497号公報、特公平3-52611号公報、特開平3-125123号公報、特開平8-171101号公報等では、石英基板等からなるTFTアレイ基板上においてTFTに対向する位置(即ち、TFTの下側)にも、例えば不透明な高融点金属から遮光膜(以下適宜、“第1遮光膜”と称す)を形成した電気光学装置を提案している。

【0004】更に、この種の電気光学装置においては、前述した対向基板側の遮光膜(以下適宜、“第2遮光膜”と称す)に加えて、通常Al(アルミニウム)膜等の遮光性の金属薄膜からなるデータ線を層間絶縁膜を介してTFTのチャネル領域の上側に配線するように構成し、特に対向基板側から入射される光強度の高い投射光に対するTFTのチャネル領域の遮光をより確実に行うようにしている。

【0005】以上のように、従来の電気光学装置によれば、対向基板側からの投射光に対しては、対向基板上に形成された第2遮光膜及び遮光性のデータ線によりTFTのチャネル領域の遮光がなされており、TFTアレイ基板側からの戻り光に対しては、TFTの下側に形成された第1遮光膜により、TFTのチャネル領域の遮光がなされているので、光電流の発生によるTFTのトランジスタ特性の劣化が低減されている。

【0006】

【発明が解決しようとする課題】しかしながら、上述のようにTFTのチャネル領域の上下に第1及び第2遮光膜や遮光性のデータ線を設ける従来の電気光学装置によれば、入射光が基板に対して垂直に入射する場合には問題が無いが、入射光が基板に対して斜めに入射すると、電気光学物質層を一度通過してTFTアレイ基板側の第1遮光膜の上面(TFT側に向いた表面)において反射されて、TFTのチャネル領域に入射する場合がある。また、このように第1遮光膜の上面で一旦反射された光が通常Al等の反射率の高い材料からなるデータ線の下面(TFT側に向いた表面)や対向基板側の第2遮光膜の下面で再度反射されてTFTのチャネル領域に入射する場合もある。更には、第1遮光膜の上面で一旦反射された光がデータ線や第2遮光膜の下面と第1遮光膜の上面との間で多重反射を起こして最終的にTFTのチャネル領域に入射する場合もある。これらいずれの場合にも(プロジェクタ用途の電気光学装置のように入射光の光強度が非常に高い際には特に)、TFTのチャネル領域を上方から覆うデータ線の側方から斜めに入射した後に第1遮光膜の上面で反射された投射光等によって、TFTにおける光リークが発生してTFTの特性が劣化してしまうという問題点がある。特に、TFTにおける遮光を効率よく行うために、チャネル領域は、一般にはTFTの下側の第1遮光膜により遮光される範囲の中央付近にあって、対向基板の第2遮光膜により遮光される範囲の中央付近に配置されるが、このような配置との関係からチャネル領域に隣接する領域における半導体層(以下適宜、“チャネル隣接領域”と称す)は、遮光膜により遮光される範囲の縁付近に位置する。従って、斜めに入射した投射光や戻り光は、このチャネル隣接領域に入射して半導体層に光リークを発生させ易いのである。加えて、LDD構造を採るTFTの場合には、このチャネル隣接領域は、当該LDD領域を含むことになり、従って、チャネル領域ではなくても光電変換効果が比較的大きいLDD領域に光が入射することにより、TFTの特性劣化が顕著に現れてしまうという問題点もある。

【0007】他方、裏面からの戻り光についても、入射光よりは光強度は低い、やはりデータ線や第2遮光膜の下面により戻り光が反射されてTFTのチャネル領域に入射したり、この反射光が更に第1遮光膜の上面で反射されて、更には多重反射によりTFTのチャネル領域に入射する場合もある。従って、これらの場合にも、TFTのチャネル領域を下方から覆う第1遮光膜の側方から斜めに入射した後にデータ線や第2遮光膜の下面で反射された戻り光等によっても、TFTにおける光リークが発生してTFTの特性が劣化してしまうという問題点がある。

【0008】そして、これらの問題に対して、例えば、対向基板上の第2遮光膜の大きさを大きくして入射光が多少斜めに入射しても、第1遮光膜やデータ線の形成された領域には届かないように設計することは技術的に可能であるが、これでは画素開口率が顕著に低下してしまうため、画素開口率を高めて明るく高品位の画像表示を実現するという一般的要請に根本的に反する。

【0009】本発明は上述した問題点に鑑みなされたものであり、TFTアクティブマトリクス駆動方式の電気光学装置において、比較的簡単な構成を用いて、TFTのチャネル領域やチャネル隣接領域における入射光や戻り光に対する遮光性能を高めることができ、高品位の画像表示が可能な電気光学装置及びその製造方法を提供することを課題とす

る。

【0010】

【課題を解決するための手段】本発明の電気光学装置は上記課題を解決するために、一対の第1及び第2基板間に電気光学物質が挟持されてなり、該第1基板上に、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の薄膜トランジスタを構成する半導体層の少なくともチャンネル領域を前記第1基板の側から見て夫々覆う位置に設けられた遮光膜と、該遮光膜、前記半導体層、前記走査線及び前記データ線を構成する各層間に夫々介在する層間絶縁膜とを備える。前記データ線は、遮光性の材料からなり、前記薄膜トランジスタ毎に少なくとも前記チャンネル領域及び前記チャンネル領域に隣接する前記半導体層のチャンネル隣接領域を前記第2基板の側から見て夫々覆うと共に長手方向に伸びる主配線部を有する。前記層間絶縁膜の前記データ線よりも前記第1基板に近い側にある部分には、前記薄膜トランジスタ毎に少なくとも前記チャンネル隣接領域に対向する箇所における前記主配線部の縁に対向する位置に溝が形成されている。前記データ線は、前記薄膜トランジスタ毎に前記主配線部の縁から前記溝に向けて伸びており少なくとも前記チャンネル隣接領域を前記溝側から部分的に囲む側方遮光部を更に有する。

【0011】本発明の電気光学装置によれば、遮光膜(第1遮光膜)は、複数の薄膜トランジスタの少なくともチャンネル領域を第1基板の側から見て夫々覆う位置に設けられる。従って、薄膜トランジスタのチャンネル領域は、第1基板の側から入射される戻り光等については、遮光膜により遮光されており、薄膜トランジスタの戻り光等による特性劣化を防止できる。また、データ線は遮光性の材料からなり、データ線の主配線部は、少なくともチャンネル領域及びチャンネル隣接領域を第2基板の側から見て夫々覆うと共に長手方向に伸びる。ここで特に、データ線よりも第1基板に近い側にある層間絶縁膜には、少なくともチャンネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成されており、データ線の側方遮光部は、主配線部の縁から溝に向けて伸びており、少なくともチャンネル隣接領域を溝側から部分的に囲む。従って、薄膜トランジスタのチャンネル領域及びチャンネル隣接領域は、第2基板の側から第1基板に対して垂直に入射される投射光等については、主配線部により遮光されており、第1基板に対して斜めに入射される投射光等については、溝に向けて伸びる側方遮光部により遮光されている。このため、薄膜トランジスタの第1基板に対して垂直に入射される投射光のみならず斜めに入射される投射光等による特性劣化を防止できる。尚、このように主配線部及び側方遮光部を有するデータ線は、例えば、Al(アルミニウム)等の遮光性、伸延性及び導電性に優れた既存の金属薄膜から構成されている。

【0012】このように、薄膜トランジスタのチャンネル領域に対する遮光は、対向基板に対向する方向(上方)については遮光性のデータ線の主配線部によりなされ、第1基板に対向する方向(下方)については遮光膜によりなされ、対向基板や第1基板に斜めに面する方向(側方)については、データ線の側方遮光部によりなされており、言わば、薄膜トランジスタのチャンネル領域及びチャンネル隣接領域を立体的に囲むことにより遮光が行われる。この結果、当該薄膜トランジスタでは、投射光や戻り光の入射角度や電気光学装置内における反射角度等に殆ど又は全くよらずに、投射光や戻り光等による光電流の発生に起因したトランジスタ特性の劣化が低減される。

【0013】尚、対向基板に対向する方向(上方)の遮光については、データ線の主配線部による遮光に加えて、前述した従来技術のようにブラックマスク或いはブラックマトリクスと称される遮光膜(第2遮光膜)を対向基板に形成することにより冗長的に行ってもよい。

【0014】本発明の電気光学装置の一の態様では、前記溝は、前記薄膜トランジスタ毎に前記チャンネル隣接領域に対向する箇所における前記主配線部の両縁に対向する位置に二つ形成されており、前記側方遮光部は、前記薄膜トランジスタ毎に前記二つ形成された溝に対応して二つ設けられており、前記チャンネル隣接領域は前記第1基板に平行な平面内で二方向から囲まれている。

【0015】この態様によれば、二つ形成された溝に対応して二つ設けられた側方遮光部により、チャンネル隣接領域は第1基板に平行な平面内で二方向から(即ち、データ線の主配線部の両縁で)囲まれているので、これら二方向のうちいずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0016】この態様では更に、前記薄膜トランジスタ毎に、前記チャンネル隣接領域の前記チャンネル領域と反対側には、前記データ線から前記第1基板の側に伸びるコンタクトホールが開孔されており、当該コンタクトホール内を前記第1基板に向けて伸びる前記データ線の部分と、前記二つ設けられた側方遮光部とにより、前記チャンネル隣接領域は前記第1基板に平行な平面内で三方向から囲まれてもよい。

【0017】このように構成すれば、二つの側方遮光部及びコンタクトホール内を伸びるデータ線の部分により、チャンネル隣接領域は第1基板に平行な平面内で三方向から囲まれているので、これら三方向のうちいずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0018】本発明の電気光学装置の他の態様では、前記溝は、前記第2基板の側から見て前記薄膜トランジスタ毎に前記チャンネル領域及び前記チャンネル隣接領域を包囲するように形成されており、前記側方遮光部は、前記包囲するように形成された溝に対応して前記第1基板に平行な面内で前記チャンネル領域及び前記チャンネル隣接領域を包囲する。

【0019】この態様によれば、チャンネル領域及びチャンネル隣接領域は、側方遮光部により包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0020】本発明の電気光学装置の他の態様では、前記遮光膜は、前記薄膜トランジスタ毎に島状に形成されていることを特徴とする。

【0021】この態様によれば、島状の遮光膜により、第1基板の側からの戻り光等に対する薄膜トランジスタにおける遮光が行われる。特に、遮光膜は島状に形成されているため、遮光膜と層間絶縁膜、半導体層等のその他の膜との間における熱特性の相違に起因した遮光膜によるストレスの発生を抑えることができ、遮光膜やその他の膜にクラックが生じたり破損したりする可能性を低減できる。

【0022】本発明の電気光学装置の他の態様では、前記遮光膜は、前記走査線に沿って縞状に形成されている。

【0023】この態様によれば、縞状の配線により第1基板の側からの戻り光等に対する薄膜トランジスタにおける遮光が行われる。この場合、走査線に沿って縞状に形成された遮光膜を配線として利用することも可能となり、更に、例えば遮光膜を画像表示領域の外まで引き出すことにより定電位配線や定電位源に接続することができ、これにより遮光膜を比較的容易に定電位とすることができる。このように薄膜トランジスタのチャネル領域に対向する遮光膜を定電位とすれば、遮光膜の電位変動が薄膜トランジスタの特性に悪影響を及ぼす事態を未然に防げる。尚、前述の態様における島状の遮光膜の場合にも、例えば、容量線などの他の定電位配線或いは大容量配線に接続することにより定電位或いはほぼ定電位とすることは可能である。また、遮光膜は、データ線及び走査線に沿って格子状に形成されてもよい。

【0024】本発明の電気光学装置の他の態様では、前記薄膜トランジスタはLDD(Lightly Doped Drain)構造あるいはオフセット構造を持つ型の薄膜トランジスタからなり、前記チャネル隣接領域は、LDD領域あるいはオフセット領域を含む。

【0025】この態様によれば、薄膜トランジスタはLDD構造あるいはオフセット構造を持つので、オフ電流を低減できると共に安定したスイッチング特性を得ることが出来、LDD領域あるいはオフセット構造は、データ線の主配線部及び遮光膜により上方及び下方が遮光され、側方遮光部により側方が遮光されるので、光電変換による光電流が当該LDD領域あるいはオフセット領域で発生するのを抑制することが出来る。

【0026】本発明の電気光学装置の他の態様では、前記第2基板に、前記側方遮光部を含む前記データ線、前記走査線及び前記薄膜トランジスタを前記第2基板の側から見て覆う位置に配置されており各画素の開口領域を規定する他の遮光膜を更に備える。

【0027】この態様によれば、側方遮光部を含むデータ線、走査線及び薄膜トランジスタは、第2基板に配置されており各画素の開口領域を規定する他の遮光膜、即ち、一般にブラックマスク或いはブラックマトリクスと称される遮光膜(第2遮光膜)により遮光されている。従って、チャネル領域及びチャネル隣接領域は、この遮光膜及びデータ線の主配線部により上方が遮光される。

【0028】本発明の電気光学装置の他の態様では、前記層間絶縁膜は、前記遮光膜と前記半導体層との間に介在する第1層間絶縁膜並びに前記薄膜トランジスタ及び前記走査線と前記データ線との間に介在する第2層間絶縁膜を含んでおり、前記溝は、前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも一方が開孔されることにより形成されている。

【0029】この態様によれば、チャネル隣接領域に対向する箇所における主配線部の縁に対向する位置において、第1及び第2層間絶縁膜のうち少なくとも一方が開孔されており、この開孔に対応して層間絶縁膜には溝が形成されている。例えば、第1及び第2層間絶縁膜のいずれか一方のみ開孔すれば、その一方の層間絶縁膜の厚みに対応した深さの溝が形成される。或いは、第1及び第2層間絶縁膜を開孔すれば、該第1及び第2層間絶縁膜の厚みの合計に対応した深さの溝が形成される。尚、ここに“開孔”とは、貫通孔と非貫通孔との両者を含む意である。

【0030】本発明の第1の電気光学装置の製造方法は上記課題を解決するために、前記第1及び第2層間絶縁膜を備えた態様の電気光学装置を製造する製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に第2層間絶縁膜を形成する工程と、前記第2層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定持間のエッチングを行い前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも前記第2層間絶縁膜を開孔することにより前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含む。

【0031】本発明の第1の電気光学装置の製造方法によれば、先ず、第1基板上の所定領域に遮光膜が形成される。次に、第1基板及び遮光膜上に、第1層間絶縁膜が堆積され、更に第1層間絶縁膜上に、薄膜トランジスタ及び走査線が形成される。次に、薄膜トランジスタ及び走査線上に、第2層間絶縁膜が形成される。次に、第2層間絶縁膜上に、溝に対応するレジストパターンをフォトリソグラフィで形成され、該レジストパターンを介して所定持間のエッチングを行うことにより第1及び第2層間絶縁膜のうち少なくとも第2層間絶縁膜が開孔されて、少なくともチャネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成される。この際、第2層間絶縁膜だけでなく第1層間絶縁膜をも開孔すれば、その分だけ深い溝が形成される。このエッチング工程において、例えばドライエッチングを用いる場合には、ほぼ露光寸法通りに開孔できる。そして、第2層間絶縁膜上に、例えば、Al等の金属薄膜からデータ線が形成されると共に、この溝に側方遮光部が形成される。この結果、前述した本発明の第1及び第2層間絶縁膜を備えた態様の電気光学装置を比較的容易に製造できる。

【0032】本発明の第2の電気光学装置の製造方法は上記課題を解決するために、前記第1及び第2層間絶縁膜を備えた態様の電気光学装置を製造する製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定持間のエッチングを行い前記第1層間絶縁膜を開孔する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に前記第2層間絶縁膜を形成すると共に前記第1層間絶縁膜が開孔された箇所に前記第2層間絶縁膜を形成して前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含む。

【0033】本発明の第2の電気光学装置の製造方法によれば、先ず、第1基板上の所定領域に遮光膜が形成される。次に、第1基板及び遮光膜上に、第1層間絶縁膜が堆積される。次に、第1層間絶縁膜上に、溝に対応するレジストパターンをフォトリソグラフィで形成され、該レジストパターンを介して所定持間のエッチングを行うことにより第1層間絶縁膜が開孔される。このエッチング工程において、例えばドライエッチングを用いる場合には、ほぼ露光寸法通りに開孔できる。次に、第1層間絶縁膜上に、薄膜トランジスタ及び走査線が形成される。次に、薄膜トランジスタ及び走査線上に、第2層間絶縁膜が形成される。この際、第1層間絶縁膜の開孔に対応して第2層間絶縁膜には、少なくとも

もチャンネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成される。このように溝が形成された第2層間絶縁膜上に、例えば、Al等の金属薄膜からデータ線が形成されると共に、この溝に側方遮光部が形成される。この結果、前述した本発明の第1及び第2層間絶縁膜を備えた態様の電気光学装置を比較的に容易に製造できる。

【0034】本発明の第1及び第2の電気光学装置の製造方法の一態様では夫々、前記エッチング工程は、前記溝の側壁をテーパ状に形成するウェットエッチング工程を含む。

【0035】この態様によれば、ウェットエッチング工程により、第1層間絶縁膜や第2層間絶縁膜に開孔される溝の側壁は、テーパ状に形成される。このように溝の側壁をテーパ状に形成しておけば、開孔内に後工程で形成される、例えば、ポリシリコン膜、レジスト等が残ることがない。このため、この側方遮光部を主配線部から溝に向けて確実に延ばすことにより、データ線による信頼性の高い遮光が可能となる。また、データ線の側方遮光部の裏面側に戻り光が照射したとしても、テーパ角度を制御することにより、乱反射させ、チャンネル領域やチャンネル隣接領域に光が照射されるのを防ぐことができる。

【0036】本発明のこのような作用及び他の利得は次に説明する実施形態から明らかにする。

【0037】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。

【0038】(電気光学装置の第1実施形態)本発明による電気光学装置の第1実施形態について、特に画像表示領域における構成を中心としてその動作と共に、図1から図7を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2のD-D'断面図であり、図4は、図2のA-A'断面図である。図5は、図2から図4に示した電気光学装置のデータ線及び半導体層を部分的に抜き出して示す拡大斜視図である。図6は、比較例における斜めからの入射光が反射してTFTのチャンネル領域に入射する様子を示す図式的断面図である。また、図7は、変形形態における図2のA-A'断面に対応する断面図である。尚、図3、図4、図6及び図7においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0039】図1において、本実施形態による電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aを制御するためのTFT30がマトリクス状に複数形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次に印加するように構成されている。画素電極9aは、TFT30のドレインに電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板(後述する)に形成された対向電極(後述する)との間で一定期間保持される。電気光学物質は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの電気光学物質部分を通過不可能とされ、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの電気光学物質部分を通過可能とされ、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される電気光学物質容量と並列に蓄積容量70を付加する。例えば、画素電極9aの電圧は、ソース電圧が印加された時間よりも3桁も長い時間だけ蓄積容量70により保持される。これにより、保持特性は更に改善され、コントラスト比の高い電気光学装置が実現できる。

【0040】図2において、電気光学装置のTFTアレイ基板には、マトリクス状に複数の透明な画素電極9a(点線部9a'により輪郭が示されている)が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介してポリシリコン膜等からなる半導体層1aのうち後述のソース領域に電気的に接続されており、画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気的に接続されている。また、半導体層1aのうちチャンネル領域1a'(図中右下りの斜線の領域)に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。このように、走査線3aとデータ線6aとの交差する箇所には夫々、チャンネル領域1a'に走査線3aがゲート電極として対向配置されたTFT(即ち、図1に示したTFT30)が設けられている。

【0041】容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部と、データ線6aと交差する箇所からデータ線6aに沿って前段側(図中、上向き)に突出した突出部とを有する。

【0042】また、図中右上がりの斜線で示した領域には夫々、走査線3a及びTFTの下側を通るように、第1遮光膜11aが設けられている。より具体的には図2において、第1遮光膜11aは夫々、走査線3aに沿って縞状に形成されていると共に、データ線6aと交差する箇所が上下に幅広に形成されており、この幅広の部分により各TFTのチャンネル領域1a'及び該チャンネル領域に隣接するチャンネル隣接領域1a''をTFTアレイ基板側から見て夫々覆う位置に設けられている。

【0043】本実施形態では特に、図2中、コンタクトホール5に近い側のチャンネル隣接領域1a''の両側に位置する黒塗りした矩形領域における後述の層間絶縁膜に溝が形成されており、その溝内にデータ線6aの主配線部の縁から図2中紙面に向かって伸びる側方遮光部6bが設けられている。即ち、図2中、コンタクトホール5に近い側のチャンネル隣接領域1a''は、その側方遮光部6bにより左右から囲まれており、該左右からの光に対する遮光が施されている。この側方遮光部6bに係る構成については図4から図6を用いて後に詳述する。

【0044】次に図3の断面図に示すように、電気光学装置は、透明な一方の基板の一例を構成するTFTアレイ基板10と、これに対向配置される透明な他方の基板の一例を構成する対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイ基板10には、画素電

極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO膜(Indium Tin Oxide膜)などの透明導電性薄膜からなる。また配向膜16は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0045】他方、対向基板20には、その全面に渡って対向電極(共通電極)21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性薄膜からなる。また配向膜22は、ポリイミド薄膜などの有機薄膜からなる。

【0046】TFTアレ基板10には、各画素電極9aに隣接する位置に、各画素電極9aをスイッチング制御する画素スイッチング用TFT30が設けられている。

【0047】対向基板20には、更に図3に示すように、各画素の開口領域以外の領域に、ブラックマスク或いはブラックマトリクスと称される第2遮光膜23が設けられている。このため、対向基板20の側から入射光が画素スイッチング用TFT30の半導体層1aのチャネル領域1a'やLDD領域1b及び1cに侵入することはない。更に、第2遮光膜23は、コントラストの向上、色材の混色防止などの機能を有する。尚、LDD領域1b及び1cは、図2に示したチャネル隣接領域1a"に含まれる。

【0048】このように構成され、画素電極9aと対向電極21とが対面するように配置されたTFTアレ基板10と対向基板20との間には、後述のシール材(図14及び図15参照)により囲まれた空間に電気光学物質が封入され、電気光学物質層50が形成される。電気光学物質層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。電気光学物質層50は、例えば一種又は数種類のネマティック電気光学物質を混合した電気光学物質からなる。シール材は、二つの基板10及び20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0049】更に図3に示すように、画素スイッチング用TFT30に各々対向する位置においてTFTアレ基板10と各画素スイッチング用TFT30との間には、第1遮光膜11aが設けられている。第1遮光膜11aは、好ましくは不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成される。このような材料から構成すれば、TFTアレ基板10上の第1遮光膜11aの形成工程の後に行われる画素スイッチング用TFT30の形成工程における高温処理により、第1遮光膜11aが破壊されたり溶融しないようにできる。第1遮光膜11aが形成されているので、TFTアレ基板10の側からの戻り光等が画素スイッチング用TFT30のチャネル領域1a'やLDD領域1b、1cに入射する事態を未然に防ぐことができ、これに起因した光電流の発生により画素スイッチング用TFT30の特性が劣化することはない。

【0050】更に、第1遮光膜11aと複数の画素スイッチング用TFT30との間には、第1層間絶縁膜12が設けられている。第1層間絶縁膜12は、画素スイッチング用TFT30を構成する半導体層1aを第1遮光膜11aから電氣的絶縁するために設けられるものである。更に、第1層間絶縁膜12は、TFTアレ基板10の全面に形成されることにより、画素スイッチング用TFT30のための下地膜としての機能をも有する。即ち、TFTアレ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。第1層間絶縁膜12は、例えば、NSG(ノンドーパントシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。第1層間絶縁膜12により、第1遮光膜11aが画素スイッチング用TFT30等を汚染する事態を未然に防ぐこともできる。

【0051】本実施形態では、ゲート絶縁膜2を走査線3aに対向する位置から延設して誘電体膜として用い、半導体膜1aを延設して第1蓄積容量電極1fとし、更にこれらに対向する容量線3bの一部を第2蓄積容量電極とすることにより、蓄積容量70が構成されている。より詳細には、半導体層1aの高濃度ドレイン領域1eが、データ線6a及び走査線3aの下に延設されて、同じくデータ線6a及び走査線3aに沿って伸びる容量線3b部分に絶縁膜2を介して対向配置されて、第1蓄積容量電極(半導体層)1fとされている。特に蓄積容量70の誘電体としての絶縁膜2は、高温酸化によりポリシリコン膜上に形成されるTFT30のゲート絶縁膜2に他ならないので、薄く且つ高耐圧の絶縁膜とすることができ、蓄積容量70は比較的小面積で大容量の蓄積容量として構成できる。

【0052】この結果、データ線6a下の領域及び走査線3aに沿って電気光学物質のディスクリーションが発生する領域(即ち、容量線3bが形成された領域)という開口領域を外れたスペースを有効に利用して、画素電極9aの蓄積容量を増やすことが出来る。

【0053】図3において、画素スイッチング用TFT30は、LDD構造を有しており、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a、半導体層1aの低濃度ソース領域(ソース側LDD領域)1b及び低濃度ドレイン領域(ドレイン側LDD領域)1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、複数の画素電極9aのうちの対応する一つが接続されている。ソース領域1b及び1d並びにドレイン領域1c及び1eは後述のように、半導体層1aに対し、n型又はp型のチャネルを形成するかに応じて所定濃度のn型用又はp型用のドーパントをドーピングすることにより形成されている。n型チャネルのTFTは、動作速度が速いという利点があり、画素のスイッチング素子である画素スイッチング用TFT30として用いられることが多い。本実施形態では特にデータ線6aは、Al等の低抵抗な金属膜や金属シリサイド等の合金膜などの遮光性の薄膜から構成されている。また、走査線3a、ゲート絶縁膜2及び第1層間絶縁膜12の上には、高濃度ソース領域1dへ通じるコンタクトホール5及び高濃度ドレイン領域1eへ通じるコンタクトホール8が各々形成された第2層間絶縁膜4が形成されている。このソース領域1bへのコンタクトホール5を介して、データ線6aは高濃度ソース領域1dに電氣的接続されている。更に、データ線6a及び第2層間絶縁膜4の上には、高濃度ドレイン領域1eへのコンタクトホール8が形成された第3層間絶縁膜7が形成されている。この高濃度ドレイン領域1eへのコンタクトホール8を介して、画素電極9aは高濃度ドレイン領域1eに電氣的接続されている。前述の画素電極9aは、このように構成された第3層間絶縁膜7の上面に設けられている。尚、画素電極9aと高濃度ドレイン領域1eとは、データ線6aと同一のAl膜や走査線3bと同一のポリシリコン膜を中継しての電氣的接続するようにしてもよい。

【0054】画素スイッチング用TFT30は、好ましくは上述のようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物イオンの打ち込みを行わないオフセット構造を持ってよいし、ゲート電極3aをマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。

【0055】また本実施形態では、画素スイッチング用TFT30のゲート電極3aを高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソースドレイン領域接合部のリーク電流を防止でき、オフ時の電流を低減することができる。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、更にオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0056】次に、図4に示すように本実施形態では、図2においてチャネル領域1a'の上下に位置する二つのチャネル隣接領域1a"のうちコンタクトホール5に近い側のチャネル隣接領域1a"(上述の図3におけるソース側のLDD領域1bを含む方のチャネル隣接領域1a")は、下方が遮光膜11aにより遮光されており、図4及び図5に示すように、上方がデータ線6aの主配線部により遮光されている。そして特に図4に示すように第1層間絶縁膜12及び第2層間絶縁膜4には、チャネル隣接領域1a"に対向する箇所におけるデータ線6aの主配線部の縁に対向する位置に溝が形成されており、データ線6aの側方遮光部6bが、主配線部の縁からこの溝に向けて伸びており、チャネル隣接領域1a"を溝側から部分的に囲むように構成されている。

【0057】このように、チャネル隣接領域1a"の側方が側方遮光部6bにより囲まれているので、このチャネル隣接領域1a"は、その側方が遮光されている。また図5に示すように、コンタクトホール5の内部に伸びるデータ線部分6cは、チャネル隣接領域1a"をチャネル領域1a'と反対側から遮光する機能をも有する。即ち、本実施形態では、コンタクトホール5に近い側のチャネル隣接領域1a"は、これら二つの側方遮光部6b及び一つのデータ線部分6cにより、3つの方向から側方が遮光されている。更に、チャネル隣接領域1a"のチャネル領域1a'と同じ側の側方については、側方遮光部やコンタクトホール内のデータ線部分などはないが、こちらの側方(図2で上方)は、図3に示した第2遮光膜23により大きく覆われており、斜めに入射する入射光が元来少ないため、これを遮光するための部分をデータ線6aに敢えて形成しなくても実用上の問題は殆ど又は全くない。

【0058】以上のように本実施形態の電気光学装置によれば、走査線3aを上側から覆うように形成されたデータ線6aの主配線部及び側方遮光部6bが、チャネル領域1a'並びにLDD領域1b及び1cを含むチャネル隣接領域1a"を、入射光から遮光する。また、画素スイッチング用TFT30の下側に設けられた第1遮光膜11aが、チャネル領域1a'並びにLDD領域1b及び1cを含むチャネル隣接領域1a"を、戻り光から遮光する。即ち、データ線6aの主配線部及び側方遮光部6b並びに第1遮光膜11aが、チャネル領域1a'及びチャネル隣接領域1a"を立体的に囲むことにより遮光が行われる。この結果、TFT30では、投射光や戻り光の入射角度や電気光学装置内における反射角度等に殆ど又は全くよらずに、投射光や戻り光等による光電流の発生に起因したトランジスタ特性の劣化が低減される。

【0059】これに対して図6に示した比較例では、データ線6aには、側方遮光部6bが形成されていない。従って、図6から明らかなように、TFTアレイ基板10に対して斜めから入射する入射光が、TFTの下側の第1遮光膜11aの上面に反射されて、LDD領域を含むチャネル隣接領域1a"に入射したり、第1遮光膜11aの上面で反射された後にデータ線6aの下面で反射されてチャネル隣接領域1a"に入射したり、更に第1遮光膜11aの上面及びデータ線6aの下面間で多重反射されて最終的にチャネル隣接領域1a"に入射したりする。これらの結果、TFTアレイ基板10に対して垂直な入射光であれば、データ線6aの主配線部により有効に遮光できるものの、TFTアレイ基板10に対して斜めな入射光を有効に遮光できないのである。このような斜めの入射光が第1遮光膜11aの上面に届かないようにするために、対向基板20上の第2遮光膜23(図4参照)の幅を広げることが可能であるが、このように構成したのでは、開口領域を狭める必要が生じ、結果として表示画像が暗くなってしまう。

【0060】この比較例に対して上述のように本実施形態では、側方遮光部6bがチャネル隣接領域1a"を側方から囲むため、TFTアレイ基板10に対して斜めな入射光を有効に遮光できるのである。

【0061】尚、本実施形態では、第1及び第2層間絶縁膜12及び14の両方が開孔されて、二つの層に応じた深さの溝が形成され、その溝内に側方遮光部6bが設けられているが、例えば、図7に示すように、第2層間絶縁膜4のみ開孔すれば、その厚みに対応した深さの溝が形成される。尚、ここに“開孔”とは、貫通孔と非貫通孔との両者を含む意であり、図4において、第1層間絶縁膜12が完全に開孔されていなくても、或いは、図7において、第2層間絶縁膜4が完全に開孔されていなくても、開孔に見合った深さの溝を形成でき、その溝の深さに応じた側方遮光部6bを形成可能である。

【0062】他方、本実施形態において、第1遮光膜11aは、定電位源又は大容量部分に電氣的接続されてもよい。このように構成すれば、第1遮光膜11aに対向配置される画素スイッチング用TFT30に対し第1遮光膜11aの電位変動が悪影響を及ぼすことはない。また、容量線3bを定電位とすることで、蓄積容量70の第2蓄積容量電極として良好に機能し得る。この場合、定電位源としては、当該電気光学装置を駆動するための周辺回路(例えば、走査線駆動回路、データ線駆動回路等)に供給される負電源、正電源等の定電位源、接地電源、対向電極21に供給される定電位源等が挙げられる。

【0063】また、容量線3bと走査線3aとは、同一のポリシリコン膜からなり、蓄積容量70の誘電体膜と画素スイッチング用TFT30のゲート絶縁膜2とは、同一の高温酸化膜からなり、第1蓄積容量電極1fと、画素スイッチング用TFT30のチャネル形成領域1a'、ソース領域1d、ドレイン領域1e等とは、同一の半導体層1aからなる。このため、TFTアレイ基板10上に形成される積層構造を単純化でき、更に、後述の電気光学装置の製造方法において、同一の薄膜形成工程で容量線3b及び走査線3aを同時に形成でき、蓄積容量70の誘電体膜及びゲート絶縁膜2を同時に形成できる。

【0064】以上詳細に説明したように本実施形態の電気光学装置によれば、画素部におけるTFT30のチャネル領域1a'及びチャネル隣接領域1a"における遮光機能が高いため良好なTFT特性により高品位の画像表示が可能であり、しかも遮光膜により画素開口率を殆ど低下させることがないため画素開口率が高く明るい画像表示が可能である。

【0065】(電気光学装置の第1実施形態における製造プロセス)次に、以上のような構成を持つ電気光学装置の製造プロセスについて、図8から図10を参照して説明する。尚、図8から図10は各工程におけるTFTアレイ基板側の各層を、図4と同様に図2のA-A'断面に対応させて示す工程図である。

【0066】先ず、図8の工程(1)に示すように、石英基板、ハードガラス等のTFTアレイ基板10を用意する。ここで、好ましくは N_2 (窒素)等の不活性ガス雰囲気且つ約900～1300℃の高温でアニール処理し、後に実施される高温プロセスにおけるTFTアレイ基板10に生じる歪みが少なくなるように前処理しておく。即ち、製造プロセスにおける最高温で高温処理される温度に合わせて、事前にTFTアレイ基板10を同じ温度かそれ以上の温度で熱処理しておく。そして、このように処理されたTFTアレイ基板10の全面に、Ti、Cr、W、Ta、Mo及びPd等の金属や金属シリサイド等の金属合金膜を、スパッタにより、1000～5000オングストローム程度の層厚、好ましくは約2000オングストロームの層厚の遮光膜11を形成する。尚、遮光膜11上には、表面反射を緩和するためにポリシリコン膜等の反射防止膜を形成しても良い。

【0067】次に、工程(2)に示すように、該形成された遮光膜11上にフォトリソグラフィにより第1遮光膜11aのパターン(図2参照)に対応するレジストマスクを形成し、該レジストマスクを介して遮光膜11に対しエッチングを行うことにより、第1遮光膜11aを形成する。

【0068】次に工程(3)に示すように、第1遮光膜11aの上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第1層間絶縁膜12を形成する。この第1層間絶縁膜12の層厚は、例えば、約5000～20000オングストロームとする。

【0069】次に工程(4)に示すように、第1層間絶縁膜12の上に、約450～550℃、好ましくは約500℃の比較的低温環境中で、流量約400～600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD(例えば、圧力約20～40PaのCVD)により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約600～700℃にて約1～10時間、好ましくは、4～6時間のアニール処理を施することにより、ポリシリコン膜1を約500～2000オングストロームの厚さ、好ましくは約1000オングストロームの厚さとなるまで固相成長させる。固相成長させる方法としては、RTA(Rapid Thermal Anneal)を使ったアニール処理でも良いし、エキシマレーザー等を用いたレーザーアニールでも良い。

【0070】この際、図3に示した画素スイッチング用TFT30として、nチャネル型の画素スイッチング用TFT30を作成する場合には、当該チャネル領域にSb(アンチモン)、As(砒素)、P(リン)などのV族元素のドーパントを僅かにイオン注入等によりドーピングしても良い。また、画素スイッチング用TFT30をpチャネル型とする場合には、B(ボロン)、Ga(ガリウム)、In(インジウム)などのIII族元素のドーパントを僅かにイオン注入等によりドーピングしても良い。尚、アモルファスシリコン膜を経ないで、減圧CVD法等によりポリシリコン膜1を直接形成しても良い。或いは、減圧CVD法等により堆積したポリシリコン膜にシリコンイオンを打ち込んで一旦非晶質化(アモルファス化)し、その後アニール処理等により再結晶化させてポリシリコン膜1を形成しても良い。

【0071】次に工程(5)に示すように、フォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンを有し、チャネル領域1a'やチャネル隣接領域1a"を含む半導体層1aを形成する。

【0072】次に工程(6)に示すように、画素スイッチング用TFT30を構成する半導体層1aと共に第1蓄積容量電極1f(図3参照)を約900～1300℃の温度、好ましくは約1000℃の温度により熱酸化することにより、約300オングストロームの比較的薄い厚さの熱酸化シリコン膜を形成し、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化シリコン膜を約500オングストロームの比較的薄い厚さに堆積し、多層構造を持つ画素スイッチング用TFT30のゲート絶縁膜2と共に容量形成用のゲート絶縁膜2を形成する。この結果、第1蓄積容量電極1fの厚さは、約300～1500オングストロームの厚さ、好ましくは約350～500オングストロームの厚さとなり、ゲート絶縁膜2の厚さは、約200～1500オングストロームの厚さ、好ましくは約300～1000オングストロームの厚さとなる。このように高温熱酸化時間を短くすることにより、特に8インチ程度の大型基板を使用する場合に熱によるそりを防止することができる。但し、ポリシリコン層1を熱酸化することのみにより、単一層構造を持つゲート絶縁膜2を形成してもよい。

【0073】尚、工程(6)において特に限定されないが、第1蓄積容量電極1fとなる半導体層部分に、例えば、Pイオンをドーズ量約 $3 \times 10^{12}/\text{cm}^2$ でドーピングして、低抵抗化させてもよい。

【0074】次に工程(7)に示すように、減圧CVD法等によりポリシリコン層3を堆積した後、リン(P)を熱拡散し、ポリシリコン膜3を導電化する。又は、Pイオンをポリシリコン膜3の成膜と同時に導入したドープトシリコン膜を用いてもよい。

【0075】次に、図9の工程(8)に示すように、レジストマスクを用いたフォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの走査線3aと共に容量線3bを形成する。これらの容量線3b(走査線3a)の層厚は、例えば、約3500オングストロームとされる。尚、図9の工程(8)に示したA-A'断面では、ポリシリコン膜3が残る箇所はない。

【0076】次に、図3に示した画素スイッチング用TFT30をLDD構造を持つnチャネル型のTFTとする場合、半導体層1aに、先ず低濃度ソース領域1b及び低濃度ドレイン領域1cを形成するために、走査線3a(ゲート電極)を拡散マスクとして、PなどのV族元素のドーパントを低濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{13}/\text{cm}^2$ のドーズ量にて)ドーピングする。これにより走査線3a下の半導体層1aはチャネル領域1a'となる。この不純物のドーピングにより容量線3b及び走査線3aも低抵抗化される。更に、画素スイッチング用TFT30を構成する高濃度ソース領域1b及び高濃度ドレイン領域1cを形成するために、走査線3aよりも幅の広いマスクでレジスト層を走査線3a上に形成した後、同じくPなどのV族元素のドーパントを高濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{15}/\text{cm}^2$ のドーズ量にて)ドーピングする。また、画素スイッチング用TFT30をpチャネル型とする場合、半導体層1aに、低濃度ソース領域1b及び低濃度ドレイン領域1c並びに高濃度ソース領域1d及び高濃度ドレイン領域1eを形成するために、BなどのIII族元素のドーパントを用いてドーピングする。尚、例えば、低濃度のドーピングを行わずに、オフセット構造のTFTとしてもよく、走査線3aをマスクとして、Pイオ

ン、バイオン等を用いたイオン注入技術によりセルフアライン型のTFTとしてもよい。この不純物のドーブにより容量線3b及び走査線3aも更に低抵抗化される。

【0077】尚、これらのTFT30の素子形成工程と並行して、nチャネル型TFT及びpチャネル型TFTから構成される相補型構造を持つデータ線駆動回路、走査線駆動回路等の周辺回路をTFTアレイ基板10上の周辺部に形成してもよい。このように、本実施形態において画素スイッチング用TFT30は半導体層をポリシリコンで形成するので、画素スイッチング用TFT30の形成時にほぼ同一工程で、周辺回路を形成することができ、製造上有利である。

【0078】次に工程(9)に示すように、ゲート絶縁膜2a並びに不図示の画素スイッチング用TFT30における走査線3aと共に容量線3b及び走査線3aを覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第2層間絶縁膜4を形成する。第2層間絶縁膜4の層厚は、約5000～15000オングストロームが好ましい。

【0079】次に工程(10)の段階で、図3に示した高濃度ソース領域1d及び高濃度ドレイン領域1eを活性化するために約1000℃のアニール処理を20分程度行った後、図2で黒塗りで示した矩形領域に、側方遮光部6bが配置される溝を形成するために、第2層間絶縁膜4及び第1層間絶縁膜12を反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより或いはウエットエッチングにより、当該領域を開孔する。これと並行して、データ線31に対するコンタクトホール5を(図2及び図3参照)開孔する。また、走査線3aや容量線3bを図示しない配線と接続するためのコンタクトホールも、コンタクトホール5と同一の工程により第2層間絶縁膜4に開孔する。

【0080】次に、工程(11)に示すように、第2層間絶縁膜4の上に、スパッタ処理等により、遮光性のAl等の低抵抗金属や金属シリサイド等を金属膜6として、約1000～5000オングストロームの厚さ、好ましくは約3000オングストロームに堆積する。

【0081】次に、工程(12)に示すように、フォトリソグラフィ工程、エッチング工程等により、データ線6aを形成する。この際特に、第2層間絶縁膜4及び第1層間絶縁膜12に開孔された溝の内部には、データ線6aの縁から溝の内部に向けて延設された側方遮光部6b(図5参照)が形成される。

【0082】次に工程(13)に示すように、データ線6a上を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第3層間絶縁膜7を形成する。第3層間絶縁膜7の層厚は、約5000～15000オングストロームが好ましい。尚、本実施の形態の製造プロセスでは特に、CMP(Chemical Mechanical Polishing)処理を施したり、スピコート等によりSOG(Spin On Glass)を形成して、第3層間絶縁膜7の上面を平坦化する。あるいは、有機SOG膜や無機SOG膜等により平坦化してもよい。このため、第3層間絶縁膜7の表面の凹凸により引き起こされる電気光学物質のディスクリネーション(配向不良)を低減できる。

【0083】その後、画素スイッチング用TFT30においては、画素電極9aと高濃度ドレイン領域1eとを電気的接続するためのコンタクトホール8を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。

【0084】次に図10の工程(14)に示すように、第3層間絶縁膜7の上に、スパッタ処理等により、ITO膜等の透明導電性薄膜9を、約500～2000オングストロームの厚さに堆積し、更に工程(15)に示すように、フォトリソグラフィ工程、エッチング工程等により、画素電極9aを形成する。尚、当該電気光学装置を反射型の電気光学装置に用いる場合には、Al等の反射率の高い不透明な材料から画素電極9aを形成してもよい。

【0085】続いて、画素電極9aの上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜16(図3及び図4参照)が形成される。

【0086】他方、図3及び図4に示した対向基板20については、ガラス基板等が先ず用意され、第2遮光膜23及び周辺見切りとしての第3遮光膜(図14及び図15参照)が、例えば金属クロムをスパッタした後、フォトリソグラフィ工程、エッチング工程を経て形成される。尚、これらの第2及び第3遮光膜は、Cr、Ni、Alなどの金属材料の他、カーボンやTiをフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。

【0087】その後、対向基板20の全面にスパッタ処理等により、ITO等の透明導電性薄膜を、約500～2000オングストロームの厚さに堆積することにより、対向電極21を形成する。更に、対向電極21の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜22(図3及び図4参照)が形成される。

【0088】最後に、上述のように各層が形成されたTFTアレイ基板10と対向基板20とは、配向膜16及び22が対面するようにシール材52により貼り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック電気光学物質を混合してなる電気光学物質が吸引されて、所定層厚の電気光学物質層50が形成される。

【0089】(電気光学装置の第2実施形態)本発明による電気光学装置の第2実施形態について、特に画像表示領域における構成を中心としてその動作と共に、図11から図13を参照して説明する。図11は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図12は、図11のB-B'断面図であり、図13は、図11のC-C'断面図である。尚、図11から図13に示した第2実施形態において図2から図6に示した第1実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。また、図12及び図13においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0090】図11において第1に、第2実施形態では第1実施形態とは異なり、図中黒塗りで示した枠状の領域において層間絶縁膜に形成される溝は、対向基板20の側から見てTFT毎にチャネル領域1a'及びチャネル隣接領域1a''を包囲するように形成されており、側方遮光部6b'は、上述のように形成された溝に対応してTFTアレイ基板10に平行な面内でチャネル領域1a'及びチャネル隣接領域1a''を包囲する。従って、第2実施形態によれば、チャネル領域1a'及びチャネル隣接領域1a''は、側方遮光部6b'により、基板に平行な平面内において隙間無く包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部6b'により遮光することが可能となる。

【0091】また、図12及び図13に示すように、本実施の形態では、第1層間絶縁膜12に開孔が形成され、第2層間絶縁膜4には開孔が形成されないが、第1層間絶縁膜12の厚みに応じて第2層間絶縁膜4には、溝が形成されており、

この溝内にデータ線6aの側方配線部6b'が伸びている。従って、この側方遮光部6b'により、側方の遮光がなされている。

【0092】再び図11において第2に、第2実施形態では第1実施形態とは異なり、第1遮光膜11aは、複数の島状部分に分断されている。従って、例えば、縞状(図2参照)や格子状に設けられた遮光膜の場合と比較して、一体として形成される部分の面積が遥かに小さいため、遮光膜とその隣接膜との間の物性の相違により遮光膜に発生するストレスを大幅に緩和できる。このため、第1遮光膜11aにおける膜剥がれや膜変形或いはクラックの発生防止が図られる。同時に、第1遮光膜11a自身のストレスにより画素スイッチング用TFT30の特性が劣化する事態を未然に防ぐことが出来る。更に、このように第1遮光膜11aの各島状部分は、TFT30のチャネル領域1a'に対する遮光を行うのに必要な領域に最低限設けられているので、限られた画素部の非開口領域において、データ線6aや走査線3aと各島状部分(遮光膜)が重なる領域も最低限に抑えられており、製造プロセス中に、第1遮光膜11aに意図しない突起等が形成された場合などに第1遮光膜11aとデータ線6aや走査線3aとがショートして、当該電気光学装置が不良品化する可能性を低く出来るので有利である。

【0093】以上の各実施形態では、側方遮光部6b、6b'が形成される溝の側壁部分を、テーパ状に形成してもよい。このように構成すれば、データ線6aの側方遮光部6b、6b'の裏面側に戻り光が照射したとしても、テーパ角度を制御することにより、乱反射させ、チャネル領域1a'やチャネル隣接領域1a'に光が照射されるのを防ぐことができる。また、溝内に後工程で形成される、側方遮光部6b、6b'(即ち、Al薄膜)の他、例えば、ポリシリコン膜、レジスト等が残ることがない。また、テーパのない或いは逆テーパの形成された側壁を横切って側方遮光部6b、6b'を形成したり配線を引き回すのは容易ではなく、配線不良の原因となる。尚、このように溝の側壁部分にテーパを付けるためには、例えば、図9に示した工程(10)のエッチング工程において、ドライエッチング後にウエットエッチングを行えばよい。

【0094】(電気光学装置の全体構成) 以上のように構成された電気光学装置の各実施形態の全体構成を図14及び図15を参照して説明する。尚、図14は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図15は、対向基板20を含めて示す図14のH-H'断面図である。

【0095】図14において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜23と同じ或いは異なる材料から成る周辺見切りとしての第3遮光膜53が設けられている。シール材52の外側の領域には、データ線6aに画像信号を所定タイミングで供給することによりデータ線6aを駆動するデータ線駆動回路101及び実装端子102がTFTアレイ基板10の一辺に沿って設けられており、走査線3aに走査信号を所定タイミングで供給することにより走査線3aを駆動する走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのなら、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更にTFTアレイ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電気的導通をとるための上下導通材106が設けられている。そして、図15に示すように、図14に示したシール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路103、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0096】以上図1から図15を参照して説明した各実施形態では、データ線駆動回路101及び走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB(テープオートメテッドボンディング基板)上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレイ基板10の出射光が出射する側には各々、例えば、TN(ツイステッドネマティック)モード、STN(スーパーTN)モード、D-STN(ダブルSTN)モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0097】以上説明した各実施形態における電気光学装置は、カラー電気光学物質プロジェクトに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各パネルには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、第2遮光膜23の形成されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、電気光学物質プロジェクト以外の直視型や反射型のカラー電気光学物質テレビなどのカラー電気光学装置に各実施形態における電気光学装置を適用できる。更に、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0098】以上説明した各実施形態における電気光学装置では、従来と同様に入射光を対向基板20の側から入射することとしたが、第1遮光膜11aを設けているので、TFTアレイ基板10の側から入射光を入射し、対向基板20の側から出射するようにしても良い。即ち、このように電気光学装置を電気光学物質プロジェクトに取り付けても、半導体層1aのチャネル領域1a'及びLDD領域1b、1cに光が入射することを防ぐことが出来、高画質の画像を表示することが

可能である。ここで、従来は、TFTアレイ基板10の裏面側での反射を防止するために、反射防止用のAR被膜された偏光板を別途配置したり、ARフィルムを貼り付ける必要があった。しかし、各実施形態では、TFTアレイ基板10の表面と半導体層1aの少なくともチャンネル領域1a'及びLDD領域1b、1cとの間に第1遮光膜11aが形成されているため、このようなAR被膜された偏光板やARフィルムを用いたり、TFTアレイ基板10そのものをAR処理した基板を使用する必要がなくなる。従って、各実施形態によれば、材料コストを削減でき、また偏光板貼り付け時に、ごみ、傷等により、歩留まりを落とすことがなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。

【0099】また、各画素に設けられるスイッチング素子としては、正スタガ型又はコプラナー型のポリシリコンTFTであるとして説明したが、逆スタガ型のTFTやアモルファスシリコンTFT等の他の形式のTFTに対しても、各実施形態は有効である。

【0100】(電子機器)次に、以上詳細に説明した液晶装置100を備えた電子機器の実施の形態について図16から図18を参照して説明する。

【0101】先ず図16に、このように液晶装置100を備えた電子機器の概略構成を示す。

【0102】図16において、電子機器は、表示情報出力源1000、表示情報処理回路1002、駆動回路1004、液晶装置100、クロック発生回路1008並びに電源回路1010を備えて構成されている。表示情報出力源1000は、ROM(Read Only Memory)、RAM(Random Access Memory)、光ディスク装置などのメモリ、画像信号を同調して出力する同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力する。表示情報処理回路1002は、増幅・極性反転回路、シリアル・パラレル変換回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKと共に駆動回路1004に出力する。駆動回路1004は、液晶装置100を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶装置100を構成するTFTアレイ基板の上に、駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0103】次に図17から図18に、このように構成された電子機器の具体例を各々示す。

【0104】図17において、電子機器の一例たる液晶プロジェクタ1100は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶装置100を含む液晶表示モジュールを3個用意し、各々RGB用のライトバルブ100R、100G及び100Bとして用いたプロジェクタとして構成されている。液晶プロジェクタ1100では、メタルハライドランプ等の白色光源のランプユニット1102から投射光が発せられると、3枚のミラー1106及び2枚のダイクロイックミラー1108によって、RGBの3原色に対応する光成分R、G、Bに分けられ、各色に対応するライトバルブ100R、100G及び100Bに各々導かれる。この際特にB光は、長い光路による光損失を防ぐために、入射レンズ1122、リレーレンズ1123及び出射レンズ1124からなるリレーレンズ系1121を介して導かれる。そして、ライトバルブ100R、100G及び100Bにより各々変調された3原色に対応する光成分は、ダイクロイックプリズム1112により再度合成された後、投射レンズ1114を介してスクリーン1120にカラー画像として投射される。

【0105】本実施の形態では特に、遮光膜がTFTの下側にも設けられているため、当該液晶装置100からの投射光に基づく液晶プロジェクタ内の投射光学系による反射光、投射光が通過する際のTFTアレイ基板の表面からの反射光、他の液晶装置から出射した後にダイクロイックプリズム1112を突き抜けてくる投射光の一部等が、戻り光としてTFTアレイ基板の側から入射しても、画素電極のスイッチング用のTFT等のチャンネル領域に対する遮光を十分に行うことができる。このため、小型化に適したプリズムを投射光学系に用いても、各液晶装置のTFTアレイ基板とプリズムとの間において、戻り光防止用のARフィルムを貼り付けたり、偏光板にAR被膜処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0106】図18において、電子機器の他の例たるマルチメディア対応のラップトップ型のパーソナルコンピュータ(PC)1200は、上述した液晶装置100がトップカバーケース内に設けられており、更にCPU、メモリ、モデム等を収容すると共にキーボード1202が組み込まれた本体1204を備えている。

【0107】以上図17から図18を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション(EWS)、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等などが図16に示した電子機器の例として挙げられる。

【0108】以上説明したように、本実施の形態によれば、製造効率が高く高品位の画像表示が可能な液晶装置を備えた各種の電子機器を実現できる。

【0109】

【発明の効果】本発明の電気光学装置によれば、比較的簡単な構成を用いて、TFTのチャンネル領域やチャンネル隣接領域における入射光や戻り光に対する遮光性能を高めることができ、高品位の画像表示が可能な電気光学装置を実現できる。

【0110】また、本発明の電気光学装置の製造方法によれば、比較的簡単な工程制御により或いは信頼性の高い工程により、本発明の電気光学装置を製造することが可能となる。

分野

【発明の属する技術分野】本発明は、薄膜トランジスタ(以下適宜、TFT(Thin Film Transistor)と称す)駆動によるアクティブマトリクス駆動方式の電気光学装置及びその製造方法の技術分野に属し、特に、プロジェクタ等に用いられる、TFTの下側に遮光膜を設けた形式の電気光学装置及びその製造方法の技術分野に属する。

技術

【従来の技術】従来、この種の電気光学装置がプロジェクタ等にライトバルブとして用いられる場合には一般に、電気光学物質層を挟んでTFTアレイ基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光が画素部のTFTのa-Si(アモルファスシリコン)膜やp-Si(ポリシリコン)膜等からなる半導体層のチャネル領域に入射すると、このチャネル領域において光電変換効果により光電流が発生してしまい、TFTのトランジスタ特性が劣化する。このため、対向基板には、各TFTに夫々対向する位置に、Cr(クロム)などの金属材料や樹脂ブラックなどからブラックマトリクス或いはブラックマスクと呼ばれる遮光膜が形成されるのが一般的である。この遮光膜は、各画素の開孔領域(即ち、画像表示領域内において投射光が透過する領域)を規定することにより、TFTの半導体層に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を果たしている。

【0003】この種の電気光学装置においては、特にトップゲート構造(即ち、TFTアレイ基板上においてゲート電極がチャネルの上側に設けられた構造)を採る正スタガ型又はコプラナー型のa-Si又はp-SiTFTを用いる場合には、投射光の一部が電気光学物質プロジェクタ内の投射光学系により戻り光として、TFTアレイ基板の側からTFTのチャネル領域に入射するのを防ぐ必要がある。同様に、投射光が通過する際のTFTアレイ基板の表面からの反射光や、更にカラー用に複数の電気光学装置を組み合わせる場合の他の電気光学装置から出射した後に投射光学系を突き抜けてくる投射光の一部が、戻り光としてTFTアレイ基板の側からTFTのチャネル領域に入射するのを防ぐ必要がある。このために、特開平9-127497号公報、特公平3-52611号公報、特開平3-125123号公報、特開平8-171101号公報等では、石英基板等からなるTFTアレイ基板上においてTFTに対向する位置(即ち、TFTの下側)にも、例えば不透明な高融点金属から遮光膜(以下適宜、“第1遮光膜”と称す)を形成した電気光学装置を提案している。

【0004】更に、この種の電気光学装置においては、前述した対向基板上の遮光膜(以下適宜、“第2遮光膜”と称す)に加えて、通常Al(アルミニウム)膜等の遮光性の金属薄膜からなるデータ線を層間絶縁膜を介してTFTのチャネル領域の上側に配線するように構成し、特に対向基板側から入射される光強度の高い投射光に対するTFTのチャネル領域の遮光をより確実に行うようにしている。

【0005】以上のように、従来の電気光学装置によれば、対向基板側からの投射光に対しては、対向基板上に形成された第2遮光膜及び遮光性のデータ線によりTFTのチャネル領域の遮光がなされており、TFTアレイ基板側からの戻り光に対しては、TFTの下側に形成された第1遮光膜により、TFTのチャネル領域の遮光がなされているので、光電流の発生によるTFTのトランジスタ特性の劣化が低減されている。

効果

【発明の効果】本発明の電気光学装置によれば、比較的簡単な構成を用いて、TFTのチャネル領域やチャネル隣接領域における入射光や戻り光に対する遮光性能を高めることができ、高品位の画像表示が可能な電気光学装置を実現できる。

【0110】また、本発明の電気光学装置の製造方法によれば、比較的簡単な工程制御により或いは信頼性の高い工程により、本発明の電気光学装置を製造することが可能となる。

課題

【発明が解決しようとする課題】しかしながら、上述のようにTFTのチャネル領域の上下に第1及び第2遮光膜や遮光性のデータ線を設ける従来の電気光学装置によれば、入射光が基板に対して垂直に入射する場合には問題が無いが、入射光が基板に対して斜めに入射すると、電気光学物質層を一度通過してTFTアレイ基板側の第1遮光膜の上面(TFT側に向いた表面)において反射されて、TFTのチャネル領域に入射する場合がある。また、このように第1遮光膜の上面で一旦反射された光が通常Al等の反射率の高い材料からなるデータ線の下面(TFT側に向いた表面)や対向基板上の第2遮光膜の下面で再度反射されてTFTのチャネル領域に入射する場合もある。更には、第1遮光膜の上面で一旦反射された光がデータ線や第2遮光膜の下面と第1遮光膜の上面との間で多重反射を起こして最終的にTFTのチャネル領域に入射する場合もある。これらいずれの場合にも(プロジェクタ用途の電気光学装置のように入射光の光強度が非常に高い際には特に)、TFTのチャネル領域を上方から覆うデータ線の側方から斜めに入射した後に第1遮光膜の上面で反射された投射光等によって、TFTにおける光リークが発生してTFTの特性が劣化してしまうという問題点がある。特に、TFTにおける遮光を効率よく行うために、チャネル領域は、一般にはTFTの下側の第1遮光膜により遮光される範囲の中央付近にあって、対向基板の第2遮光膜により遮光される範囲の中央付近に配置されるが、このような配置との関係からチャネル領域に隣接する領域における半導体層(以下適宜、“チャネル隣接領域”と称す)は、遮光膜により遮光される範囲の縁付近に位置する。従って、斜めに入射した投射光や戻り光は、このチャネル隣接領域に入射して半導体層に光リークを発生させ易いのである。加えて、LDD構造を採るTFTの場合には、このチャネル隣接領域は、当該LDD領域を含むことになり、従って、チャネル領域ではなくても光電変換効果が比較的大きいLDD領域に光が入射することにより、TFTの特性劣化が顕著に現れてしまうという問題点もある。

【0007】他方、裏面からの戻り光についても、入射光よりは光強度は低い、やはりデータ線や第2遮光膜の下面により戻り光が反射されてTFTのチャネル領域に入射したり、この反射光が更に第1遮光膜の上面で反射されて、更には多重反射によりTFTのチャネル領域に入射する場合もある。従って、これらの場合にも、TFTのチャネル領域を下方から覆う第1遮光膜の側方から斜めに入射した後にデータ線や第2遮光膜の下面で反射された戻り光等によっても、TFTにおける光リークが発生してTFTの特性が劣化してしまうという問題点がある。

【0008】そして、これらの問題に対して、例えば、対向基板上の第2遮光膜の大きさを大きくして入射光が多少斜めに入射しても、第1遮光膜やデータ線の形成された領域には届かないように設計することは技術的に可能であるが、これでは画素開口率が顕著に低下してしまうため、画素開口率を高めて明るく高品位の画像表示を実現するという一般的要請に根本的に反する。

【0009】本発明は上述した問題点を鑑みなされたものであり、TFTアクティブマトリクス駆動方式の電気光学装置において、比較的簡単な構成を用いて、TFTのチャネル領域やチャネル隣接領域における入射光や戻り光に対する遮光性能を高めることができ、高品位の画像表示が可能な電気光学装置及びその製造方法を提供することを課題とする。

手段

【課題を解決するための手段】本発明の電気光学装置は上記課題を解決するために、一対の第1及び第2基板間に電気光学物質が挟持されてなり、該第1基板上に、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の薄膜トランジスタを構成する半導体層の少なくともチャンネル領域を前記第1基板の側から見て夫々覆う位置に設けられた遮光膜と、該遮光膜、前記半導体層、前記走査線及び前記データ線を構成する各層間に夫々介在する層間絶縁膜とを備える。前記データ線は、遮光性の材料からなり、前記薄膜トランジスタ毎に少なくとも前記チャンネル領域及び前記チャンネル隣接領域に隣接する前記半導体層のチャンネル隣接領域を前記第2基板の側から見て夫々覆うと共に長手方向に伸びる主配線部を有する。前記層間絶縁膜の前記データ線よりも前記第1基板に近い側にある部分には、前記薄膜トランジスタ毎に少なくとも前記チャンネル隣接領域に対向する箇所における前記主配線部の縁に対向する位置に溝が形成されている。前記データ線は、前記薄膜トランジスタ毎に前記主配線部の縁から前記溝に向けて伸びており少なくとも前記チャンネル隣接領域を前記溝側から部分的に囲む側方遮光部を更に有する。

【0011】本発明の電気光学装置によれば、遮光膜(第1遮光膜)は、複数の薄膜トランジスタの少なくともチャンネル領域を第1基板の側から見て夫々覆う位置に設けられる。従って、薄膜トランジスタのチャンネル領域は、第1基板の側から入射される戻り光等については、遮光膜により遮光されており、薄膜トランジスタの戻り光等による特性劣化を防止できる。また、データ線は遮光性の材料からなり、データ線の主配線部は、少なくともチャンネル領域及びチャンネル隣接領域を第2基板の側から見て夫々覆うと共に長手方向に伸びる。ここで特に、データ線よりも第1基板に近い側にある層間絶縁膜には、少なくともチャンネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成されており、データ線の側方遮光部は、主配線部の縁から溝に向けて伸びており、少なくともチャンネル隣接領域を溝側から部分的に囲む。従って、薄膜トランジスタのチャンネル領域及びチャンネル隣接領域は、第2基板の側から第1基板に対して垂直に入射される投射光等については、主配線部により遮光されており、第1基板に対して斜めに入射される投射光等については、溝に向けて伸びる側方遮光部により遮光されている。このため、薄膜トランジスタの第1基板に対して垂直に入射される投射光のみならず斜めに入射される投射光等による特性劣化を防止できる。尚、このように主配線部及び側方遮光部を有するデータ線は、例えば、Al(アルミニウム)等の遮光性、伸延性及び導電性に優れた既存の金属薄膜から構成されている。

【0012】このように、薄膜トランジスタのチャンネル領域に対する遮光は、対向基板に対向する方向(上方)については遮光性のデータ線の主配線部によりなされ、第1基板に対向する方向(下方)については遮光膜によりなされ、対向基板や第1基板に斜めに面する方向(側方)については、データ線の側方遮光部によりなされており、言わば、薄膜トランジスタのチャンネル領域及びチャンネル隣接領域を立体的に囲むことにより遮光が行われる。この結果、当該薄膜トランジスタでは、投射光や戻り光の入射角度や電気光学装置内における反射角度等に殆ど又は全くよらずに、投射光や戻り光等による光電流の発生に起因したトランジスタ特性の劣化が低減される。

【0013】尚、対向基板に対向する方向(上方)の遮光については、データ線の主配線部による遮光に加えて、前述した従来技術のようにブラックマスク或いはブラックマトリクスと称される遮光膜(第2遮光膜)を対向基板に形成することにより冗長的に行ってもよい。

【0014】本発明の電気光学装置の一の態様では、前記溝は、前記薄膜トランジスタ毎に前記チャンネル隣接領域に対向する箇所における前記主配線部の両縁に対向する位置に二つ形成されており、前記側方遮光部は、前記薄膜トランジスタ毎に前記二つ形成された溝に対応して二つ設けられており、前記チャンネル隣接領域は前記第1基板に平行な平面内で二方向から囲まれている。

【0015】この態様によれば、二つ形成された溝に対応して二つ設けられた側方遮光部により、チャンネル隣接領域は第1基板に平行な平面内で二方向から(即ち、データ線の主配線部の両縁で)囲まれているので、これら二方向のうちいずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0016】この態様では更に、前記薄膜トランジスタ毎に、前記チャンネル隣接領域の前記チャンネル領域と反対側には、前記データ線から前記第1基板の側に伸びるコンタクトホールが開孔されており、当該コンタクトホール内を前記第1基板に向けて伸びる前記データ線の部分と、前記二つ設けられた側方遮光部とにより、前記チャンネル隣接領域は前記第1基板に平行な平面内で三方向から囲まれてもよい。

【0017】このように構成すれば、二つの側方遮光部及びコンタクトホール内を伸びるデータ線の部分により、チャンネル隣接領域は第1基板に平行な平面内で三方向から囲まれているので、これら三方向のうちいずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0018】本発明の電気光学装置の他の態様では、前記溝は、前記第2基板の側から見て前記薄膜トランジスタ毎に前記チャンネル領域及び前記チャンネル隣接領域を包囲するように形成されており、前記側方遮光部は、前記包囲するように形成された溝に対応して前記第1基板に平行な面内で前記チャンネル領域及び前記チャンネル隣接領域を包囲する。

【0019】この態様によれば、チャンネル領域及びチャンネル隣接領域は、側方遮光部により包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部により遮光することが可能となる。

【0020】本発明の電気光学装置の他の態様では、前記遮光膜は、前記薄膜トランジスタ毎に島状に形成されていることを特徴とする。

【0021】この態様によれば、島状の遮光膜により、第1基板の側からの戻り光等に対する薄膜トランジスタにおける遮光が行われる。特に、遮光膜は島状に形成されているため、遮光膜と層間絶縁膜、半導体層等のその他の膜との間における熱特性の相違に起因した遮光膜によるストレスの発生を抑えることができ、遮光膜やその他の膜にクラックが生じたり破損したりする可能性を低減できる。

【0022】本発明の電気光学装置の他の態様では、前記遮光膜は、前記走査線に沿って縞状に形成されている。

【0023】この態様によれば、縞状の配線により第1基板の側からの戻り光等に対する薄膜トランジスタにおける遮光が行われる。この場合、走査線に沿って縞状に形成された遮光膜を配線として利用することも可能となり、更に、例えば遮光膜を画像表示領域の外まで引き出すことにより定電位配線や定電位源に接続することができ、これにより遮光膜を比較的容易に定電位とすることができる。このように薄膜トランジスタのチャネル領域に対向する遮光膜を定電位とすれば、遮光膜の電位変動が薄膜トランジスタの特性に悪影響を及ぼす事態を未然に防げる。尚、前述の態様における島状の遮光膜の場合にも、例えば、容量線などの他の定電位配線或いは大容量配線に接続することにより定電位或いはほぼ定電位とすることは可能である。また、遮光膜は、データ線及び走査線に沿って格子状に形成されてもよい。

【0024】本発明の電気光学装置の他の態様では、前記薄膜トランジスタはLDD (Lightly Doped Drain) 構造あるいはオフセット構造を持つ型の薄膜トランジスタからなり、前記チャネル隣接領域は、LDD領域あるいはオフセット領域を含む。

【0025】この態様によれば、薄膜トランジスタはLDD構造あるいはオフセット構造を持つので、オフ電流を低減できると共に安定したスイッチング特性を得ることが出来、LDD領域あるいはオフセット構造は、データ線の主配線部及び遮光膜により上方及び下方が遮光され、側方遮光部により側方が遮光されるので、光電変換による光電流が当該LDD領域あるいはオフセット領域で発生するのを抑制することが出来る。

【0026】本発明の電気光学装置の他の態様では、前記第2基板に、前記側方遮光部を含む前記データ線、前記走査線及び前記薄膜トランジスタを前記第2基板の側から見て覆う位置に配置されており各画素の開口領域を規定する他の遮光膜を更に備える。

【0027】この態様によれば、側方遮光部を含むデータ線、走査線及び薄膜トランジスタは、第2基板に配置されており各画素の開口領域を規定する他の遮光膜、即ち、一般にブラックマスク或いはブラックマトリクスと称される遮光膜(第2遮光膜)により遮光されている。従って、チャネル領域及びチャネル隣接領域は、この遮光膜及びデータ線の主配線部により上方が遮光される。

【0028】本発明の電気光学装置の他の態様では、前記層間絶縁膜は、前記遮光膜と前記半導体層との間に介在する第1層間絶縁膜並びに前記薄膜トランジスタ及び前記走査線と前記データ線との間に介在する第2層間絶縁膜を含んでおり、前記溝は、前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも一方が開孔されることにより形成されている。

【0029】この態様によれば、チャネル隣接領域に対向する箇所における主配線部の縁に対向する位置において、第1及び第2層間絶縁膜のうち少なくとも一方が開孔されており、この開孔に対応して層間絶縁膜には溝が形成されている。例えば、第1及び第2層間絶縁膜のいずれか一方のみ開孔すれば、その一方の層間絶縁膜の厚みに対応した深さの溝が形成される。或いは、第1及び第2層間絶縁膜を開孔すれば、該第1及び第2層間絶縁膜の厚みの合計に対応した深さの溝が形成される。尚、ここに“開孔”とは、貫通孔と非貫通孔との両者を含む意である。

【0030】本発明の第1の電気光学装置の製造方法は上記課題を解決するために、前記第1及び第2層間絶縁膜を備えた態様の電気光学装置を製造する製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に第2層間絶縁膜を形成する工程と、前記第2層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定持間のエッチングを行い前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも前記第2層間絶縁膜を開孔することにより前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含む。

【0031】本発明の第1の電気光学装置の製造方法によれば、まず、第1基板上の所定領域に遮光膜が形成される。次に、第1基板及び遮光膜上に、第1層間絶縁膜が堆積され、更に第1層間絶縁膜上に、薄膜トランジスタ及び走査線が形成される。次に、薄膜トランジスタ及び走査線上に、第2層間絶縁膜が形成される。次に、第2層間絶縁膜上に、溝に対応するレジストパターンがフォトリソグラフィで形成され、該レジストパターンを介して所定持間のエッチングを行うことにより第1及び第2層間絶縁膜のうち少なくとも第2層間絶縁膜が開孔されて、少なくともチャネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成される。この際、第2層間絶縁膜だけでなく第1層間絶縁膜をも開孔すれば、その分だけ深い溝が形成される。このエッチング工程において、例えばドライエッチングを用いる場合には、ほぼ露光寸法通りに開孔できる。そして、第2層間絶縁膜上に、例えば、Al等の金属薄膜からデータ線が形成されると共に、この溝に側方遮光部が形成される。この結果、前述した本発明の第1及び第2層間絶縁膜を備えた態様の電気光学装置を比較的容易に製造できる。

【0032】本発明の第2の電気光学装置の製造方法は上記課題を解決するために、前記第1及び第2層間絶縁膜を備えた態様の電気光学装置を製造する製造方法であって、前記第1基板上の所定領域に前記遮光膜を形成する工程と、前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、前記第1層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、該レジストパターンを介して所定持間のエッチングを行い前記第1層間絶縁膜を開孔する工程と、前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、前記薄膜トランジスタ及び前記走査線上に前記第2層間絶縁膜を形成すると共に前記第1層間絶縁膜が開孔された箇所に前記第2層間絶縁膜を形成して前記溝を形成する工程と、前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含む。

【0033】本発明の第2の電気光学装置の製造方法によれば、まず、第1基板上の所定領域に遮光膜が形成される。次に、第1基板及び遮光膜上に、第1層間絶縁膜が堆積される。次に、第1層間絶縁膜上に、溝に対応するレジストパターンがフォトリソグラフィで形成され、該レジストパターンを介して所定持間のエッチングを行うことにより第1層間絶縁膜が開孔される。このエッチング工程において、例えばドライエッチングを用いる場合には、ほぼ露光寸法通りに開孔できる。次に、第1層間絶縁膜上に、薄膜トランジスタ及び走査線が形成される。次に、薄膜トランジスタ及び走査線上に、第2層間絶縁膜が形成される。この際、第1層間絶縁膜の開孔に対応して第2層間絶縁膜には、少なくと

もチャンネル隣接領域に対向する箇所における主配線部の縁に対向する位置に溝が形成される。このように溝が形成された第2層間絶縁膜上に、例えば、Al等の金属薄膜からデータ線が形成されると共に、この溝に側方遮光部が形成される。この結果、前述した本発明の第1及び第2層間絶縁膜を備えた態様の電気光学装置を比較的容易に製造できる。

【0034】本発明の第1及び第2の電気光学装置の製造方法の一態様では夫々、前記エッチング工程は、前記溝の側壁をテーパ状に形成するウエットエッチング工程を含む。

【0035】この態様によれば、ウエットエッチング工程により、第1層間絶縁膜や第2層間絶縁膜に開孔される溝の側壁は、テーパ状に形成される。このように溝の側壁をテーパ状に形成しておけば、開孔内に後工程で形成される、例えば、ポリシリコン膜、レジスト等が残ることがない。このため、この側方遮光部を主配線部から溝に向けて確実に延ばすことにより、データ線による信頼性の高い遮光が可能となる。また、データ線の側方遮光部の裏面側に戻り光が照射したとしても、テーパ角度を制御することにより、乱反射させ、チャンネル領域やチャンネル隣接領域に光が照射されるのを防ぐことができる。

【0036】本発明のこのような作用及び他の利得は次に説明する実施形態から明らかにする。

【0037】

【発明の実施の形態】以下、本発明の実施形態を図面に基いて説明する。

【0038】（電気光学装置の第1実施形態）本発明による電気光学装置の第1実施形態について、特に画像表示領域における構成を中心としてその動作と共に、図1から図7を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2のD-D'断面図であり、図4は、図2のA-A'断面図である。図5は、図2から図4に示した電気光学装置のデータ線及び半導体層を部分的に抜き出して示す拡大斜視図である。図6は、比較例における斜めからの入射光が反射してTFTのチャンネル領域に入射する様子を示す図式的断面図である。また、図7は、変形形態における図2のA-A'断面に対応する断面図である。尚、図3、図4、図6及び図7においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0039】図1において、本実施形態による電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aを制御するためのTFT30がマトリクス状に複数形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。電気光学物質は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの電気光学物質部分を通す不可能とされ、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの電気光学物質部分を通す可能とされ、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される電気光学物質容量と並列に蓄積容量70を付加する。例えば、画素電極9aの電圧は、ソース電圧が印加された時間よりも3桁も長い時間だけ蓄積容量70により保持される。これにより、保持特性は更に改善され、コントラスト比の高い電気光学装置が実現できる。

【0040】図2において、電気光学装置のTFTアレイ基板には、マトリクス状に複数の透明な画素電極9a（点線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介してポリシリコン膜等からなる半導体層1aのうち後述のソース領域に電気的に接続されており、画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気的に接続されている。また、半導体層1aのうちチャンネル領域1a'（図中右下りの斜線の領域）に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。このように、走査線3aとデータ線6aとの交差する箇所には夫々、チャンネル領域1a'に走査線3aがゲート電極として対向配置されたTFT（即ち、図1に示したTFT30）が設けられている。

【0041】容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部と、データ線6aと交差する箇所からデータ線6aに沿って前段側（図中、上向き）に突出した突出部とを有する。

【0042】また、図中右上りの斜線で示した領域には夫々、走査線3a及びTFTの下側を通るように、第1遮光膜11aが設けられている。より具体的には図2において、第1遮光膜11aは夫々、走査線3aに沿って縞状に形成されると共に、データ線6aと交差する箇所が上下に幅広に形成されており、この幅広の部分により各TFTのチャンネル領域1a'及び該チャンネル領域に隣接するチャンネル隣接領域1a''をTFTアレイ基板側から見て夫々覆う位置に設けられている。

【0043】本実施形態では特に、図2中、コンタクトホール5に近い側のチャンネル隣接領域1a''の両側に位置する黒塗りの矩形領域における後述の層間絶縁膜に溝が形成されており、その溝内にデータ線6aの主配線部の縁から図2中紙面に向かって伸びる側方遮光部6bが設けられている。即ち、図2中、コンタクトホール5に近い側のチャンネル隣接領域1a''は、その側方遮光部6bにより左右から囲まれており、該左右からの光に対する遮光が施されている。この側方遮光部6bに係る構成については図4から図6を用いて後に詳述する。

【0044】次に図3の断面図に示すように、電気光学装置は、透明な一方の基板の一例を構成するTFTアレイ基板10と、これに対向配置される透明な他方の基板の一例を構成する対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイ基板10には、画素電

極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO膜(Indium Tin Oxide膜)などの透明導電性薄膜からなる。また配向膜16は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0045】他方、対向基板20には、その全面に渡って対向電極(共通電極)21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性薄膜からなる。また配向膜22は、ポリイミド薄膜などの有機薄膜からなる。

【0046】TFTアレイ基板10には、各画素電極9aに隣接する位置に、各画素電極9aをスイッチング制御する画素スイッチング用TFT30が設けられている。

【0047】対向基板20には、更に図3に示すように、各画素の開口領域以外の領域に、ブラックマスク或いはブラックマトリクスと称される第2遮光膜23が設けられている。このため、対向基板20の側から入射光が画素スイッチング用TFT30の半導体層1aのチャネル領域1a'やLDD領域1b及び1cに侵入することはない。更に、第2遮光膜23は、コントラストの向上、色材の混色防止などの機能を有する。尚、LDD領域1b及び1cは、図2に示したチャネル隣接領域1a"に含まれる。

【0048】このように構成され、画素電極9aと対向電極21とが対面するように配置されたTFTアレイ基板10と対向基板20との間には、後述のシール材(図14及び図15参照)により囲まれた空間に電気光学物質が封入され、電気光学物質層50が形成される。電気光学物質層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。電気光学物質層50は、例えば一種又は数種類のネマティック電気光学物質を混合した電気光学物質からなる。シール材は、二つの基板10及び20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0049】更に図3に示すように、画素スイッチング用TFT30に各々対向する位置においてTFTアレイ基板10と各画素スイッチング用TFT30との間には、第1遮光膜11aが設けられている。第1遮光膜11aは、好ましくは不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成される。このような材料から構成すれば、TFTアレイ基板10上の第1遮光膜11aの形成工程の後に行われる画素スイッチング用TFT30の形成工程における高温処理により、第1遮光膜11aが破壊されたり溶融しないようにできる。第1遮光膜11aが形成されているので、TFTアレイ基板10の側からの戻り光等が画素スイッチング用TFT30のチャネル領域1a'やLDD領域1b、1cに入射する事態を未然に防ぐことができ、これに起因した光電流の発生により画素スイッチング用TFT30の特性が劣化することはない。

【0050】更に、第1遮光膜11aと複数の画素スイッチング用TFT30との間には、第1層間絶縁膜12が設けられている。第1層間絶縁膜12は、画素スイッチング用TFT30を構成する半導体層1aを第1遮光膜11aから電氣的絶縁するために設けられるものである。更に、第1層間絶縁膜12は、TFTアレイ基板10の全面に形成されることにより、画素スイッチング用TFT30のための下地膜としての機能を有する。即ち、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。第1層間絶縁膜12は、例えば、NSG(ノドープシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。第1層間絶縁膜12により、第1遮光膜11aが画素スイッチング用TFT30等を汚染する事態を未然に防ぐこともできる。

【0051】本実施形態では、ゲート絶縁膜2を走査線3aに対向する位置から延設して誘電体膜として用い、半導体膜1aを延設して第1蓄積容量電極1fとし、更にこれらに対向する容量線3bの一部を第2蓄積容量電極とすることにより、蓄積容量70が構成されている。より詳細には、半導体層1aの高濃度ドレイン領域1eが、データ線6a及び走査線3aの下に延設されて、同じくデータ線6a及び走査線3aに沿って伸びる容量線3b部分に絶縁膜2を介して対向配置されて、第1蓄積容量電極(半導体層)1fとされている。特に蓄積容量70の誘電体としての絶縁膜2は、高温酸化によりポリシリコン膜上に形成されるTFT30のゲート絶縁膜2に他ならないので、薄く且つ高耐圧の絶縁膜とすることができ、蓄積容量70は比較的小面積で大容量の蓄積容量として構成できる。

【0052】この結果、データ線6a下の領域及び走査線3aに沿って電気光学物質のディスクリネーションが発生する領域(即ち、容量線3bが形成された領域)という開口領域を外れたスペースを有効に利用して、画素電極9aの蓄積容量を増やすことが出来る。

【0053】図3において、画素スイッチング用TFT30は、LDD構造を有しており、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a、半導体層1aの低濃度ソース領域(ソース側LDD領域)1b及び低濃度ドレイン領域(ドレイン側LDD領域)1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、複数の画素電極9aのうちの対応する一つが接続されている。ソース領域1b及び1d並びにドレイン領域1c及び1eは後述のように、半導体層1aに対し、n型又はp型のチャネルを形成するかに応じて所定濃度のn型用又はp型用のドーパントをドーブすることにより形成されている。n型チャネルのTFTは、動作速度が速いという利点があり、画素のスイッチング素子である画素スイッチング用TFT30として用いられることが多い。本実施形態では特にデータ線6aは、Al等の低抵抗な金属膜や金属シリサイド等の合金膜などの遮光性の薄膜から構成されている。また、走査線3a、ゲート絶縁膜2及び第1層間絶縁膜12の上には、高濃度ソース領域1dへ通じるコンタクトホール5及び高濃度ドレイン領域1eへ通じるコンタクトホール8が各々形成された第2層間絶縁膜4が形成されている。このソース領域1bへのコンタクトホール5を介して、データ線6aは高濃度ソース領域1dに電氣的接続されている。更に、データ線6a及び第2層間絶縁膜4の上には、高濃度ドレイン領域1eへのコンタクトホール8が形成された第3層間絶縁膜7が形成されている。この高濃度ドレイン領域1eへのコンタクトホール8を介して、画素電極9aは高濃度ドレイン領域1eに電氣的接続されている。前述の画素電極9aは、このように構成された第3層間絶縁膜7の上面に設けられている。尚、画素電極9aと高濃度ドレイン領域1eとは、データ線6aと同一のAl膜や走査線3bと同一のポリシリコン膜を中継しての電氣的接続するようにしてもよい。

【0054】画素スイッチング用TFT30は、好ましくは上述のようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物イオンの打ち込みを行わないオフセット構造を持ってよいし、ゲート電極3aをマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。

【0055】また本実施形態では、画素スイッチング用TFT30のゲート電極3aを高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソースドレイン領域接合部のリーク電流を防止でき、オフ時の電流を低減することができる。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、更にオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0056】次に、図4に示すように本実施形態では、図2においてチャネル領域1a'の上下に位置する二つのチャネル隣接領域1a''のうちコンタクトホール5に近い側のチャネル隣接領域1a''(上述の図3におけるソース側のLDD領域1bを含む方のチャネル隣接領域1a'')は、下方が遮光膜11aにより遮光されており、図4及び図5に示すように、上方がデータ線6aの主配線部により遮光されている。そして特に図4に示すように第1層間絶縁膜12及び第2層間絶縁膜4には、チャネル隣接領域11a''に対向する箇所におけるデータ線6aの主配線部の縁に対向する位置に溝が形成されており、データ線6aの側方遮光部6bが、主配線部の縁からこの溝に向けて伸びており、チャネル隣接領域11a''を溝側から部分的に囲むように構成されている。

【0057】このように、チャネル隣接領域1a''の側方が側方遮光部6bにより囲まれているので、このチャネル隣接領域1a''は、その側方が遮光されている。また図5に示すように、コンタクトホール5の内部に伸びるデータ線部分6cは、チャネル隣接領域1a''をチャネル領域1a'と反対側から遮光する機能をも有する。即ち、本実施形態では、コンタクトホール5に近い側のチャネル隣接領域1a''は、これら二つの側方遮光部6b及び一つのデータ線部分6cにより、3つの方向から側方が遮光されている。更に、チャネル隣接領域1a''のチャネル領域1a'と同じ側の側方については、側方遮光部やコンタクトホール内のデータ線部分などはないが、こちらの側方(図2で上方)は、図3に示した第2遮光膜23により大きく覆われており、斜めに入射する入射光が元来少ないため、これを遮光するための部分をデータ線6aに取って代わって形成しなくても実用上の問題は殆ど又は全くない。

【0058】以上のように本実施形態の電気光学装置によれば、走査線3aを上側から覆うように形成されたデータ線6aの主配線部及び側方遮光部6bが、チャネル領域1a'並びにLDD領域1b及び1cを含むチャネル隣接領域1a''を、入射光から遮光する。また、画素スイッチング用TFT30の下側に設けられた第1遮光膜11aが、チャネル領域1a'並びにLDD領域1b及び1cを含むチャネル隣接領域1a''を、戻り光から遮光する。即ち、データ線6aの主配線部及び側方遮光部6b並びに第1遮光膜11aが、チャネル領域1a'及びチャネル隣接領域1a''を立体的に囲むことにより遮光が行われる。この結果、TFT30では、投射光や戻り光の入射角度や電気光学装置内における反射角度等に殆ど又は全くよらずに、投射光や戻り光等による光電流の発生に起因したトランジスタ特性の劣化が低減される。

【0059】これに対して図6に示した比較例では、データ線6aには、側方遮光部6bが形成されていない。従って、図6から明らかなように、TFTアレイ基板10に対して斜めから入射する入射光が、TFTの下側の第1遮光膜11aの上面に反射されて、LDD領域を含むチャネル隣接領域1a''に入射したり、第1遮光膜11aの上面で反射された後にデータ線6aの下面で反射されてチャネル隣接領域1a''に入射したり、更に第1遮光膜11aの上面及びデータ線6aの下面間で多重反射されて最終的にチャネル隣接領域1a''に入射したりする。これらの結果、TFTアレイ基板10に対して垂直な入射光であれば、データ線6aの主配線部により有効に遮光できるものの、TFTアレイ基板10に対して斜めな入射光を有効に遮光できないのである。このような斜めの入射光が第1遮光膜11aの上面に届かないようにするために、対向基板20上の第2遮光膜23(図4参照)の幅を広げることが可能であるが、このように構成したのでは、開口領域を狭める必要が生じ、結果として表示画像が暗くなってしまう。

【0060】この比較例に対して上述のように本実施形態では、側方遮光部6bがチャネル隣接領域1a''を側方から囲むため、TFTアレイ基板10に対して斜めな入射光を有効に遮光できるのである。

【0061】尚、本実施形態では、第1及び第2層間絶縁膜12及び4の両方が開孔されて、二つの層に応じた深さの溝が形成され、その溝内に側方遮光部6bが設けられているが、例えば、図7に示すように、第2層間絶縁膜4のみ開孔すれば、その厚みに対応した深さの溝が形成される。尚、ここに“開孔”とは、貫通孔と非貫通孔との両者を含む意であり、図4において、第1層間絶縁膜12が完全に開孔されていなくても、或いは、図7において、第2層間絶縁膜4が完全に開孔されていなくても、開孔に見合った深さの溝を形成でき、その溝の深さに応じた側方遮光部6bを形成可能である。

【0062】他方、本実施形態において、第1遮光膜11aは、定電位源又は大容量部分に電気的接続されてもよい。このように構成すれば、第1遮光膜11aに対向配置される画素スイッチング用TFT30に対し第1遮光膜11aの電位変動が悪影響を及ぼすことはない。また、容量線3bを定電位とすることで、蓄積容量70の第2蓄積容量電極として良好に機能し得る。この場合、定電位源としては、当該電気光学装置を駆動するための周辺回路(例えば、走査線駆動回路、データ線駆動回路等)に供給される負電源、正電源等の定電位源、接地電源、対向電極21に供給される定電位源等が挙げられる。

【0063】また、容量線3bと走査線3aとは、同一のポリシリコン膜からなり、蓄積容量70の誘電体膜と画素スイッチング用TFT30のゲート絶縁膜2とは、同一の高温酸化膜からなり、第1蓄積容量電極1fと、画素スイッチング用TFT30のチャネル形成領域1a'、ソース領域1d、ドレイン領域1e等とは、同一の半導体層1aからなる。このため、TFTアレイ基板10上に形成される積層構造を単純化でき、更に、後述の電気光学装置の製造方法において、同一の薄膜形成工程で容量線3b及び走査線3aを同時に形成でき、蓄積容量70の誘電体膜及びゲート絶縁膜2を同時に形成できる。

【0064】以上詳細に説明したように本実施形態の電気光学装置によれば、画素部におけるTFT30のチャネル領域1a'及びチャネル隣接領域1a''における遮光機能が高いため良好なTFT特性により高品位の画像表示が可能であり、しかも遮光膜により画素開口率を殆ど低下させることがないため画素開口率が高く明るい画像表示が可能である。

【0065】(電気光学装置の第1実施形態における製造プロセス)次に、以上のような構成を持つ電気光学装置の製造プロセスについて、図8から図10を参照して説明する。尚、図8から図10は各工程におけるTFTアレイ基板側の各層を、図4と同様に図2のA-A'断面に対応させて示す工程図である。

【0066】先ず、図8の工程(1)に示すように、石英基板、ハードガラス等のTFTアレイ基板10を用意する。ここで、好ましくは N_2 (窒素)等の不活性ガス雰囲気且つ約900～1300℃の高温でアニール処理し、後に実施される高温プロセスにおけるTFTアレイ基板10に生じる歪みが少なくなるように前処理しておく。即ち、製造プロセスにおける最高温で高温処理される温度に合わせて、事前にTFTアレイ基板10を同じ温度かそれ以上の温度で熱処理しておく。そして、このように処理されたTFTアレイ基板10の全面に、Ti、Cr、W、Ta、Mo及びPd等の金属や金属シリサイド等の金属合金膜を、スパッタにより、1000～5000オングストローム程度の層厚、好ましくは約2000オングストロームの層厚の遮光膜11を形成する。尚、遮光膜11上には、表面反射を緩和するためにポリシリコン膜等の反射防止膜を形成しても良い。

【0067】次に、工程(2)に示すように、該形成された遮光膜11上にフォトリソグラフィにより第1遮光膜11aのパターン(図2参照)に対応するレジストマスクを形成し、該レジストマスクを介して遮光膜11に対しエッチングを行うことにより、第1遮光膜11aを形成する。

【0068】次に工程(3)に示すように、第1遮光膜11aの上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第1層間絶縁膜12を形成する。この第1層間絶縁膜12の層厚は、例えば、約5000～20000オングストロームとする。

【0069】次に工程(4)に示すように、第1層間絶縁膜12の上に、約450～550℃、好ましくは約500℃の比較的低温環境中で、流量約400～600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD(例えば、圧力約20～40PaのCVD)により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約600～700℃にて約1～10時間、好ましくは、4～6時間のアニール処理を施することにより、ポリシリコン膜1を約500～2000オングストロームの厚さ、好ましくは約1000オングストロームの厚さとなるまで固相成長させる。固相成長させる方法としては、RTA(Rapid Thermal Anneal)を使ったアニール処理でも良いし、エキシマレーザー等を用いたレーザーアニールでも良い。

【0070】この際、図3に示した画素スイッチング用TFT30として、nチャネル型の画素スイッチング用TFT30を作成する場合には、当該チャネル領域にSb(アンチモン)、As(砒素)、P(リン)などのV族元素のドーパントを僅かにイオン注入等によりドーブしても良い。また、画素スイッチング用TFT30をpチャネル型とする場合には、B(ボロン)、Ga(ガリウム)、In(インジウム)などのIII族元素のドーパントを僅かにイオン注入等によりドーブしても良い。尚、アモルファスシリコン膜を経ないで、減圧CVD法等によりポリシリコン膜1を直接形成しても良い。或いは、減圧CVD法等により堆積したポリシリコン膜にシリコンイオンを打ち込んで一旦非晶質化(アモルファス化)し、その後アニール処理等により再結晶化させてポリシリコン膜1を形成しても良い。

【0071】次に工程(5)に示すように、フォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンを有し、チャネル領域1a'やチャネル隣接領域1a'を含む半導体層1aを形成する。

【0072】次に工程(6)に示すように、画素スイッチング用TFT30を構成する半導体層1aと共に第1蓄積容量電極1f(図3参照)を約900～1300℃の温度、好ましくは約1000℃の温度により熱酸化することにより、約300オングストロームの比較的薄い厚さの熱酸化シリコン膜を形成し、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化シリコン膜を約500オングストロームの比較的薄い厚さに堆積し、多層構造を持つ画素スイッチング用TFT30のゲート絶縁膜2と共に容量形成用のゲート絶縁膜2を形成する。この結果、第1蓄積容量電極1fの厚さは、約300～1500オングストロームの厚さ、好ましくは約350～500オングストロームの厚さとなり、ゲート絶縁膜2の厚さは、約200～1500オングストロームの厚さ、好ましくは約300～1000オングストロームの厚さとなる。このように高温熱酸化時間を短くすることにより、特に8インチ程度の大型基板を使用する場合に熱によるそりを防止することができる。但し、ポリシリコン層1を熱酸化することのみにより、単一層構造を持つゲート絶縁膜2を形成してもよい。

【0073】尚、工程(6)において特に限定されないが、第1蓄積容量電極1fとなる半導体層部分に、例えば、Pイオンをドーズ量約 $3 \times 10^{12}/\text{cm}^2$ でドーブして、低抵抗化させてもよい。

【0074】次に工程(7)に示すように、減圧CVD法等によりポリシリコン層3を堆積した後、リン(P)を熱拡散し、ポリシリコン膜3を導電化する。又は、Pイオンをポリシリコン膜3の成膜と同時に導入したドーブシリコン膜を用いてもよい。

【0075】次に、図9の工程(8)に示すように、レジストマスクを用いたフォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの走査線3aと共に容量線3bを形成する。これらの容量線3b(走査線3a)の層厚は、例えば、約3500オングストロームとされる。尚、図9の工程(8)に示したA-A'断面では、ポリシリコン膜3が残る箇所はない。

【0076】次に、図3に示した画素スイッチング用TFT30をLDD構造を持つnチャネル型のTFTとする場合、半導体層1aに、先ず低濃度ソース領域1b及び低濃度ドレイン領域1cを形成するために、走査線3a(ゲート電極)を拡散マスクとして、PなどのV族元素のドーパントを低濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{13}/\text{cm}^2$ のドーズ量にて)ドーブする。これにより走査線3a下の半導体層1aはチャネル領域1a'となる。この不純物のドーブにより容量線3b及び走査線3aも低抵抗化される。更に、画素スイッチング用TFT30を構成する高濃度ソース領域1b及び高濃度ドレイン領域1cを形成するために、走査線3aよりも幅の広いマスクでレジスト層を走査線3a上に形成した後、同じくPなどのV族元素のドーパントを高濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{15}/\text{cm}^2$ のドーズ量にて)ドーブする。また、画素スイッチング用TFT30をpチャネル型とする場合、半導体層1aに、低濃度ソース領域1b及び低濃度ドレイン領域1c並びに高濃度ソース領域1d及び高濃度ドレイン領域1eを形成するために、BなどのIII族元素のドーパントを用いてドーブする。尚、例えば、低濃度のドーブを行わずに、オフセット構造のTFTとしてもよく、走査線3aをマスクとして、Pイオ

ン、Bイオン等を用いたイオン注入技術によりセルフアライン型のTFTとしてもよい。この不純物のドーブにより容量線3b及び走査線3aも更に低抵抗化される。

【0077】尚、これらのTFT30の素子形成工程と並行して、nチャネル型TFT及びpチャネル型TFTから構成される相補型構造を持つデータ線駆動回路、走査線駆動回路等の周辺回路をTFTアレイ基板10上の周辺部に形成してもよい。このように、本実施形態において画素スイッチング用TFT30は半導体層をポリシリコンで形成するので、画素スイッチング用TFT30の形成時にほぼ同一工程で、周辺回路を形成することができ、製造上有利である。

【0078】次に工程(9)に示すように、ゲート絶縁膜2a並びに不図示の画素スイッチング用TFT30における走査線3aと共に容量線3b及び走査線3aを覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第2層間絶縁膜4を形成する。第2層間絶縁膜4の層厚は、約5000～15000オングストロームが好ましい。

【0079】次に工程(10)の段階で、図3に示した高濃度ソース領域1d及び高濃度ドレイン領域1eを活性化するために約1000℃のアニール処理を20分程度行った後、図2で黒塗りで示した矩形領域に、側方遮光部6bが配置される溝を形成するために、第2層間絶縁膜4及び第1層間絶縁膜12を反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより或いはウエットエッチングにより、当該領域を開孔する。これと並行して、データ線31に対するコンタクトホール5を(図2及び図3参照)開孔する。また、走査線3aや容量線3bを図示しない配線と接続するためのコンタクトホールも、コンタクトホール5と同一の工程により第2層間絶縁膜4に開孔する。

【0080】次に、工程(11)に示すように、第2層間絶縁膜4の上に、スパッタ処理等により、遮光性のAl等の低抵抗金属や金属シリサイド等を金属膜6として、約1000～5000オングストロームの厚さ、好ましくは約3000オングストロームに堆積する。

【0081】次に、工程(12)に示すように、フォトリソグラフィ工程、エッチング工程等により、データ線6aを形成する。この際特に、第2層間絶縁膜4及び第1層間絶縁膜12に開孔された溝の内部には、データ線6aの縁から溝の内部に向けて延設された側方遮光部6b(図5参照)が形成される。

【0082】次に工程(13)に示すように、データ線6a上を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第3層間絶縁膜7を形成する。第3層間絶縁膜7の層厚は、約5000～15000オングストロームが好ましい。尚、本実施の形態の製造プロセスでは特に、CMP(Chemical Mechanical Polishing)処理を施したり、スピコート等によりSOG(Spin On Glass)を形成して、第3層間絶縁膜7の上面を平坦化する。あるいは、有機SOG膜や無機SOG膜等により平坦化しても良い。このため、第3層間絶縁膜7の表面の凹凸により引き起こされる電気光学物質のディスクリネーション(配向不良)を低減できる。

【0083】その後、画素スイッチング用TFT30においては、画素電極9aと高濃度ドレイン領域1eとを電気的接続するためのコンタクトホール8を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。

【0084】次に図10の工程(14)に示すように、第3層間絶縁膜7の上に、スパッタ処理等により、ITO膜等の透明導電性薄膜9を、約500～2000オングストロームの厚さに堆積し、更に工程(15)に示すように、フォトリソグラフィ工程、エッチング工程等により、画素電極9aを形成する。尚、当該電気光学装置を反射型の電気光学装置に用いる場合には、Al等の反射率の高い不透明な材料から画素電極9aを形成してもよい。

【0085】続いて、画素電極9aの上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜16(図3及び図4参照)が形成される。

【0086】他方、図3及び図4に示した対向基板20については、ガラス基板等が先ず用意され、第2遮光膜23及び周辺見切りとしての第3遮光膜(図14及び図15参照)が、例えば金属クロムをスパッタした後、フォトリソグラフィ工程、エッチング工程を経て形成される。尚、これらの第2及び第3遮光膜は、Cr、Ni、Alなどの金属材料の他、カーボンやTiをフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。

【0087】その後、対向基板20の全面にスパッタ処理等により、ITO等の透明導電性薄膜を、約500～2000オングストロームの厚さに堆積することにより、対向電極21を形成する。更に、対向電極21の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜22(図3及び図4参照)が形成される。

【0088】最後に、上述のように各層が形成されたTFTアレイ基板10と対向基板20とは、配向膜16及び22が対面するようにシール材52により貼り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック電気光学物質を混合してなる電気光学物質が吸引されて、所定層厚の電気光学物質層50が形成される。

【0089】(電気光学装置の第2実施形態)本発明による電気光学装置の第2実施形態について、特に画像表示領域における構成を中心としてその動作と共に、図11から図13を参照して説明する。図11は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図12は、図11のB-B'断面図であり、図13は、図11のC-C'断面図である。尚、図11から図13に示した第2実施形態において図2から図6に示した第1実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。また、図12及び図13においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0090】図11において第1に、第2実施形態では第1実施形態とは異なり、図中黒塗りで示した枠状の領域において層間絶縁膜に形成される溝は、対向基板20の側から見てTFT毎にチャネル領域1a'及びチャネル隣接領域1a''を包囲するように形成されており、側方遮光部6b'は、上述のように形成された溝に対応してTFTアレイ基板10に平行な面内でチャネル領域1a'及びチャネル隣接領域1a''を包囲する。従って、第2実施形態によれば、チャネル領域1a'及びチャネル隣接領域1a''は、側方遮光部6b'により、基板に平行な平面内において隙間無く包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても、当該側方遮光部6b'により遮光することが可能となる。

【0091】また、図12及び図13に示すように、本実施の形態では、第1層間絶縁膜12に開孔が形成され、第2層間絶縁膜4には開孔が形成されないが、第1層間絶縁膜12の厚みに応じて第2層間絶縁膜4には、溝が形成されており、

この溝内にデータ線6aの側方配線部6b'が伸びている。従って、この側方遮光部6b'により、側方の遮光がなされている。

【0092】再び図11において第2に、第2実施形態では第1実施形態とは異なり、第1遮光膜11aは、複数の島状部分に分断されている。従って、例えば、縞状(図2参照)や格子状に設けられた遮光膜の場合と比較して、一体として形成される部分の面積が遥かに小さいため、遮光膜とその隣接膜との間の物性の相違により遮光膜に発生するストレスを大幅に緩和できる。このため、第1遮光膜11aにおける膜剥がれや膜変形或いはクラックの発生防止が図られる。同時に、第1遮光膜11a自身のストレスにより画素スイッチング用TFT30の特性が劣化する事態を未然に防ぐことが出来る。更に、このように第1遮光膜11aの各島状部分は、TFT30のチャネル領域1a'に対する遮光を行うのに必要な領域に最低限設けられているので、限られた画素部の非開口領域において、データ線6aや走査線3aと各島状部分(遮光膜)が重なる領域も最低限に抑えられており、製造プロセス中に、第1遮光膜11aに意図しない突起等が形成された場合などに第1遮光膜11aとデータ線6aや走査線3aとがショートして、当該電気光学装置が不良品化する可能性を低く出来るので有利である。

【0093】以上の各実施形態では、側方遮光部6b、6b'が形成される溝の側壁部分を、テーパ状に形成してもよい。このように構成すれば、データ線6aの側方遮光部6b、6b'の裏面側に戻り光が照射したとしても、テーパ角度を制御することにより、乱反射させ、チャネル領域1a'やチャネル隣接領域1a''に光が照射されるのを防ぐことができる。また、溝内に後工程で形成される、側方遮光部6b、6b'(即ち、Al薄膜)の他、例えば、ポリシリコン膜、レジスト等が残ることがない。また、テーパのない或いは逆テーパの形成された側壁を横切って側方遮光部6b、6b'を形成したり配線を引き回すのは容易ではなく、配線不良の原因となる。尚、このように溝の側壁部分にテーパを付けるためには、例えば、図9に示した工程(10)のエッチング工程において、ドライエッチング後にウェットエッチングを行えばよい。

【0094】(電気光学装置の全体構成)以上のように構成された電気光学装置の各実施形態の全体構成を図14及び図15を参照して説明する。尚、図14は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図15は、対向基板20を含めて示す図14のH-H'断面図である。

【0095】図14において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜23と同じ或いは異なる材料から成る周辺見切りとしての第3遮光膜53が設けられている。シール材52の外側の領域には、データ線6aに画像信号を所定タイミングで供給することによりデータ線6aを駆動するデータ線駆動回路101及び実装端子102がTFTアレイ基板10の一边に沿って設けられており、走査線3aに走査信号を所定タイミングで供給することにより走査線3aを駆動する走査線駆動回路104が、この一边に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更にTFTアレイ基板10の残る一边には、画像表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20の間で電氣的導通をとるための上下導通材106が設けられている。そして、図15に示すように、図14に示したシール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路103、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0096】以上図1から図15を参照して説明した各実施形態では、データ線駆動回路101及び走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB(テープオートメイトボンディング基板)上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレイ基板10の出射光が出射する側には各々、例えば、TN(ツイステッドネマティック)モード、STN(スーパーTN)モード、D-STN(ダブルSTN)モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0097】以上説明した各実施形態における電気光学装置は、カラー電気光学物質プロジェクタに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各パネルには各々RGB色分解用のダ이크ロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、第2遮光膜23の形成されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、電気光学物質プロジェクタ以外の直視型や反射型のカラー電気光学物質テレビなどのカラー電気光学装置に各実施形態における電気光学装置を適用できる。更に、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダ이크ロイックフィルタを形成してもよい。このダ이크ロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0098】以上説明した各実施形態における電気光学装置では、従来と同様に入射光を対向基板20の側から入射することとしたが、第1遮光膜11aを設けているので、TFTアレイ基板10の側から入射光を入射し、対向基板20の側から出射するようにしても良い。即ち、このように電気光学装置を電気光学物質プロジェクタに取り付けても、半導体層1aのチャネル領域1a'及びLDD領域1b、1cに光が入射することを防ぐことが出来、高画質の画像を表示することが

可能である。ここで、従来は、TFTアレイ基板10の裏面側での反射を防止するために、反射防止用のAR被膜された偏光板を別途配置したり、ARフィルムを貼り付ける必要があった。しかし、各実施形態では、TFTアレイ基板10の表面と半導体層1aの少なくともチャネル領域1a'及びLDD領域1b、1cとの間に第1遮光膜11aが形成されているため、このようなAR被膜された偏光板やARフィルムを用いたり、TFTアレイ基板10そのものをAR処理した基板を使用する必要がなくなる。従って、各実施形態によれば、材料コストを削減でき、また偏光板貼り付け時に、ごみ、傷等により、歩留まりを落とすことがなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。

【0099】また、各画素に設けられるスイッチング素子としては、正スタガ型又はコプラナー型のポリシリコンTFTであるとして説明したが、逆スタガ型のTFTやアモルファスシリコンTFT等の他の形式のTFTに対しても、各実施形態は有効である。

【0100】(電子機器)次に、以上詳細に説明した液晶装置100を備えた電子機器の実施の形態について図16から図18を参照して説明する。

【0101】先ず図16に、このように液晶装置100を備えた電子機器の概略構成を示す。

【0102】図16において、電子機器は、表示情報出力源1000、表示情報処理回路1002、駆動回路1004、液晶装置100、クロック発生回路1008並びに電源回路1010を備えて構成されている。表示情報出力源1000は、ROM(Read Only Memory)、RAM(Random Access Memory)、光ディスク装置などのメモリ、画像信号を同調して出力する同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力する。表示情報処理回路1002は、増幅・極性反転回路、シリアル・パラレル変換回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKと共に駆動回路1004に出力する。駆動回路1004は、液晶装置100を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶装置100を構成するTFTアレイ基板の上に、駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0103】次に図17から図18に、このように構成された電子機器の具体例を各々示す。

【0104】図17において、電子機器の一例たる液晶プロジェクタ1100は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶装置100を含む液晶表示モジュールを3個用意し、各々RGB用のライトバルブ100R、100G及び100Bとして用いたプロジェクタとして構成されている。液晶プロジェクタ1100では、メタルハライドランプ等の白色光源のランプユニット1102から投射光が発せられると、3枚のミラー1106及び2枚のダイクロイックミラー1108によって、RGBの3原色に対応する光成分R、G、Bに分けられ、各色に対応するライトバルブ100R、100G及び100Bに各々導かれる。この際特にB光は、長い光路による光損失を防ぐために、入射レンズ1122、リレーレンズ1123及び出射レンズ1124からなるリレーレンズ系1121を介して導かれる。そして、ライトバルブ100R、100G及び100Bにより各々変調された3原色に対応する光成分は、ダイクロイックプリズム1112により再度合成された後、投射レンズ1114を介してスクリーン1120にカラー画像として投射される。

【0105】本実施の形態では特に、遮光膜がTFTの下側にも設けられているため、当該液晶装置100からの投射光に基づく液晶プロジェクタ内の投射光学系による反射光、投射光が通過する際のTFTアレイ基板の表面からの反射光、他の液晶装置から出射した後にダイクロイックプリズム1112を突き抜けてくる投射光の一部等が、戻り光としてTFTアレイ基板の側から入射しても、画素電極のスイッチング用のTFT等のチャネル領域に対する遮光を十分に行うことができる。このため、小型化に適したプリズムを投射光学系に用いても、各液晶装置のTFTアレイ基板とプリズムとの間において、戻り光防止用のARフィルムを貼り付けたり、偏光板にAR被膜処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0106】図18において、電子機器の他の例たるマルチメディア対応のラップトップ型のパーソナルコンピュータ(PC)1200は、上述した液晶装置100がトップカバーケース内に設けられており、更にCPU、メモリ、モデム等を収容すると共にキーボード1202が組み込まれた本体1204を備えている。

【0107】以上図17から図18を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション(EWS)、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等などが図16に示した電子機器の例として挙げられる。

【0108】以上説明したように、本実施の形態によれば、製造効率が高く高品位の画像表示が可能な液晶装置を備えた各種の電子機器を実現できる。

図の説明

【図面の簡単な説明】

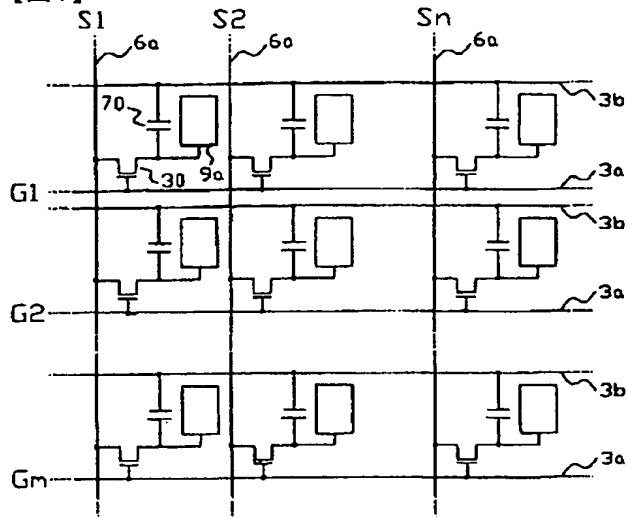
- 【図1】電気光学装置の実施形態における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。
- 【図2】電気光学装置の第1実施形態におけるデータ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。
- 【図3】図2のD-D'断面図である。
- 【図4】図2のA-A'断面図である。
- 【図5】第1実施形態におけるデータ線の主配線部、側方遮光部及びコンタクトホール内部に伸びる部分により、チャネル領域及びチャネル隣接領域を遮光する様子を示すデータ線の部分拡大斜視図である。
- 【図6】比較例における図2のA-A'断面に対応する断面図である。
- 【図7】第1実施形態の変形形態における図2のA-A'断面に対応する断面図である。
- 【図8】電気光学装置の製造プロセスを順を追って示す工程図(その1)である。
- 【図9】電気光学装置の製造プロセスを順を追って示す工程図(その2)である。
- 【図10】電気光学装置の製造プロセスを順を追って示す工程図(その3)である。
- 【図11】電気光学装置の第2実施形態におけるデータ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。
- 【図12】図11のB-B'断面図である。
- 【図13】図11のC-C'断面図である。
- 【図14】電気光学装置の実施形態におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。
- 【図15】図14のH-H'断面図である。
- 【図16】本発明による電子機器の実施の形態の概略構成を示すブロック図である。
- 【図17】電子機器の一例として液晶プロジェクタを示す断面図である。
- 【図18】電子機器の他の例としてパーソナルコンピュータを示す正面図である。

【符号の説明】

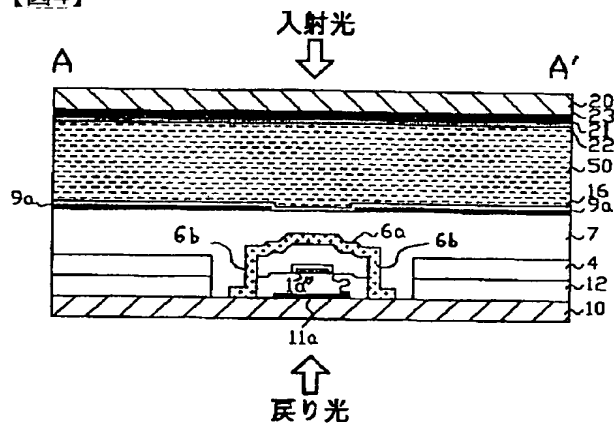
- 1a…半導体層
- 1a'…チャネル領域
- 1a''…チャネル隣接領域
- 1b…低濃度ソース領域(ソース側LDD領域)
- 1c…低濃度ドレイン領域(ドレイン側LDD領域)
- 1d…高濃度ソース領域
- 1e…高濃度ドレイン領域
- 1f…第1蓄積容量電極
- 2…ゲート絶縁膜
- 3a…走査線
- 3b…容量線(第2蓄積容量電極)
- 4…第2層間絶縁膜
- 5…コンタクトホール
- 6a…データ線
- 6b…側方遮光部
- 7…第3層間絶縁膜
- 8…コンタクトホール
- 9a…画素電極
- 10…TFTアレイ基板
- 11a…第1遮光膜
- 12…第1層間絶縁膜
- 16…配向膜
- 20…対向基板
- 21…対向電極
- 22…配向膜
- 23…第2遮光膜
- 30…画素スイッチング用TFT
- 50…電気光学物質層
- 52…シール材
- 53…第3遮光膜
- 70…蓄積容量
- 101…データ線駆動回路
- 104…走査線駆動回路

図面

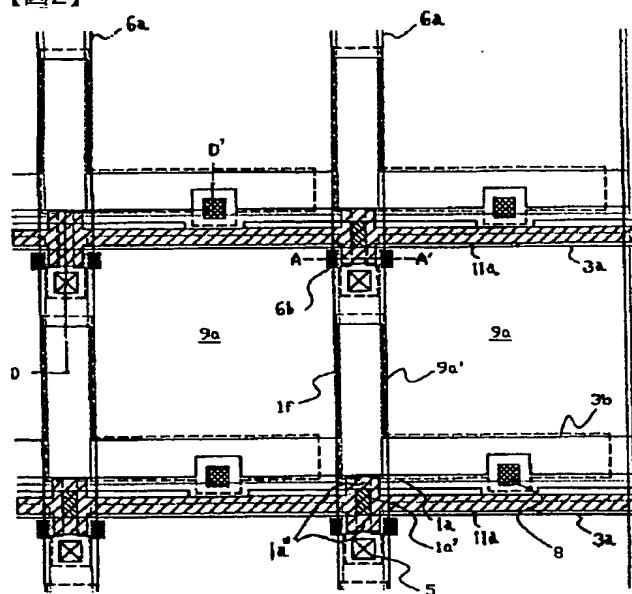
【図1】



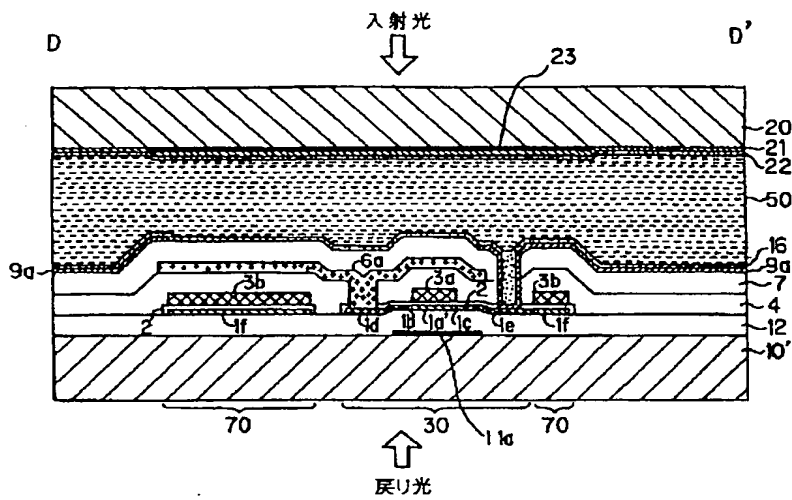
【図4】



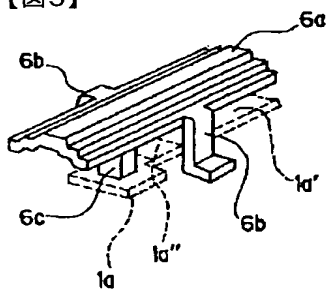
【図2】



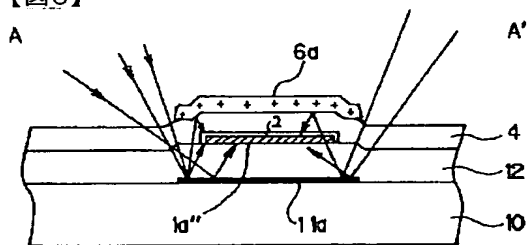
【図3】



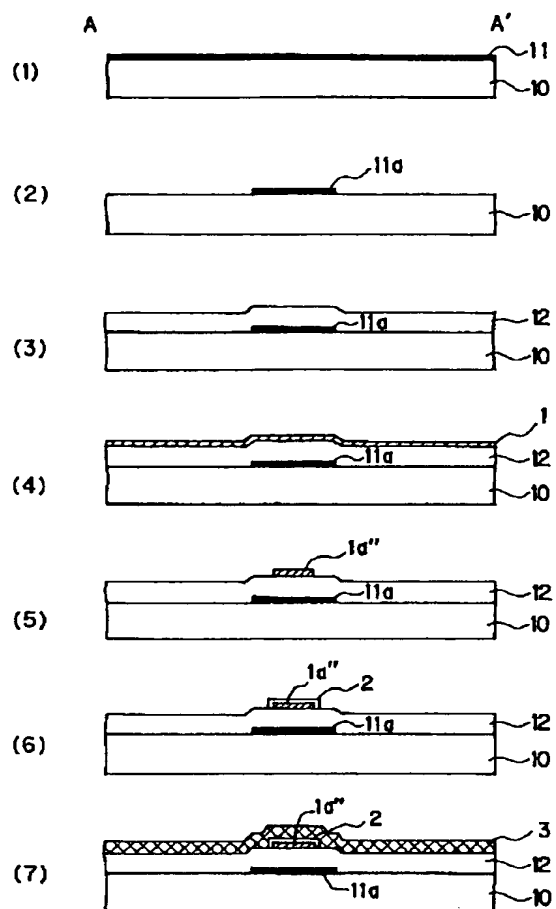
【図5】



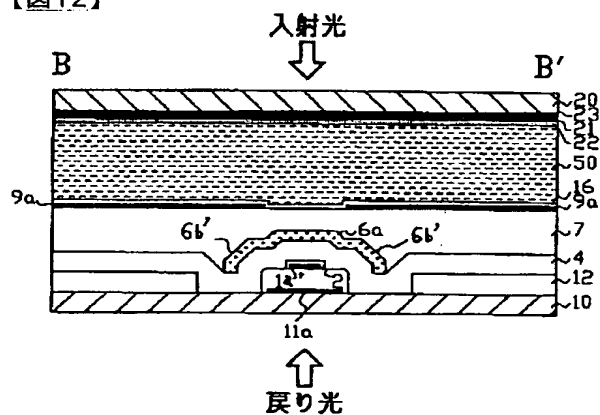
【図6】



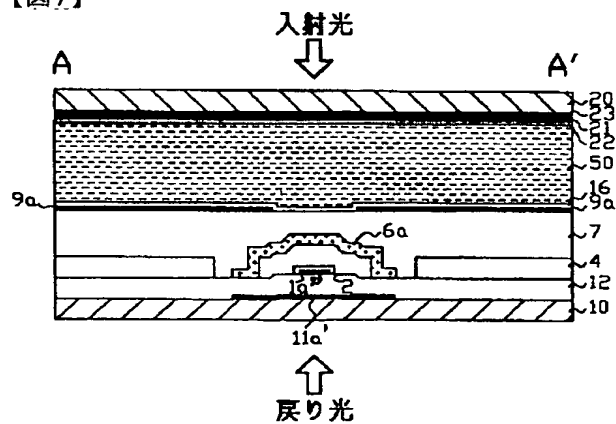
【図8】



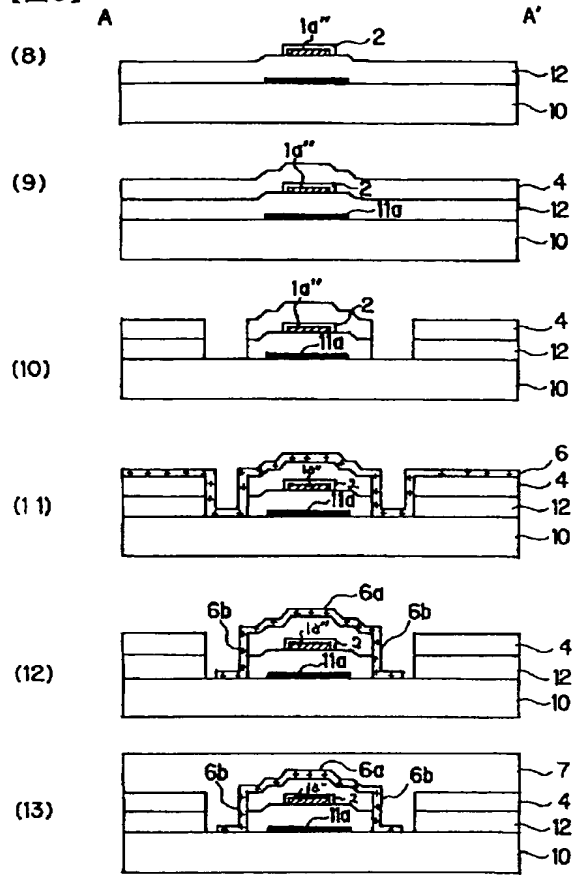
【図12】



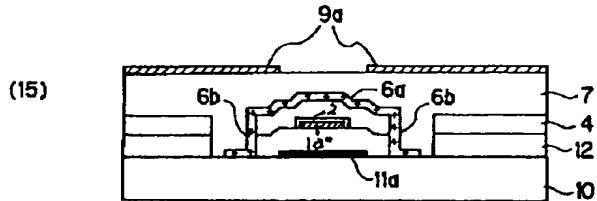
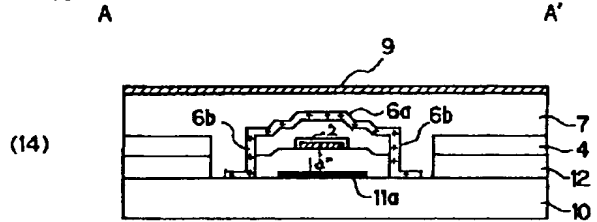
【図7】



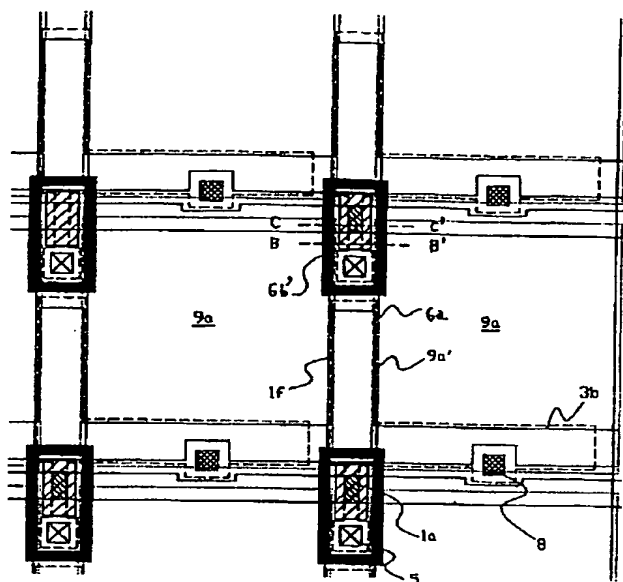
【図9】



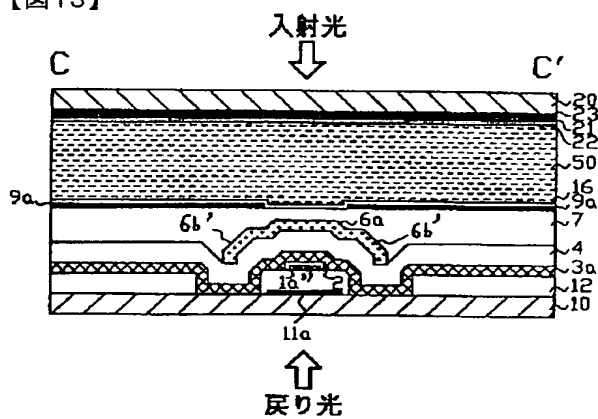
【図10】



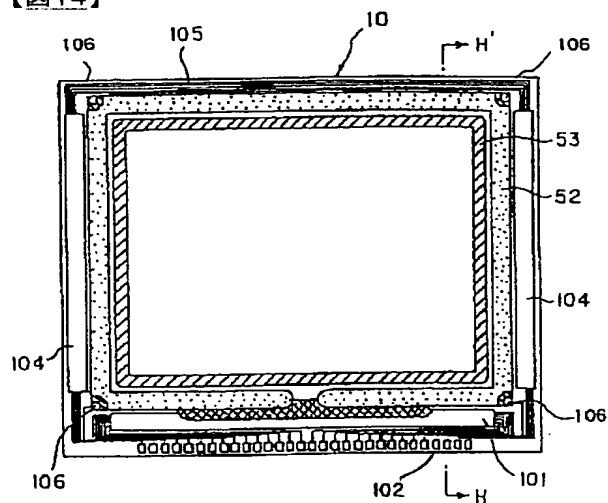
【図11】



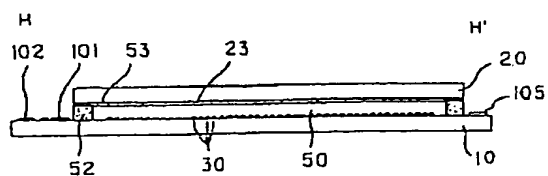
【图13】



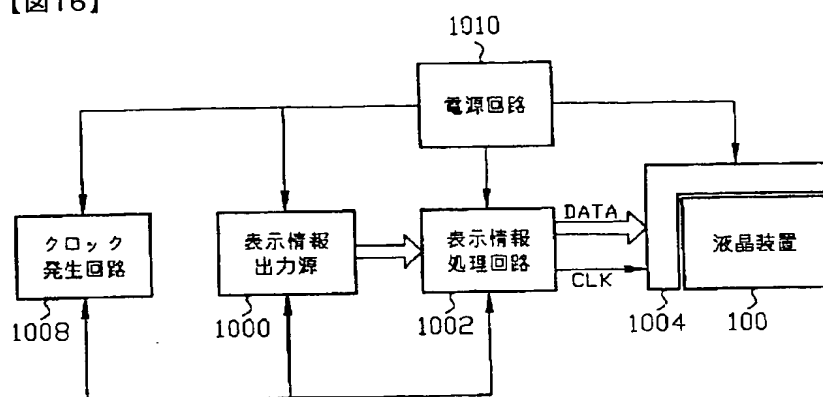
【图14】



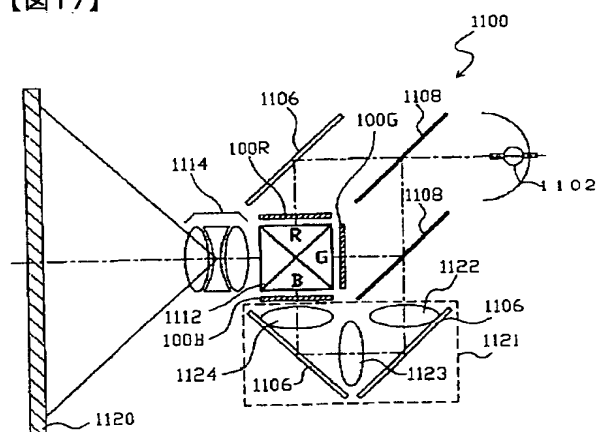
【图 15】



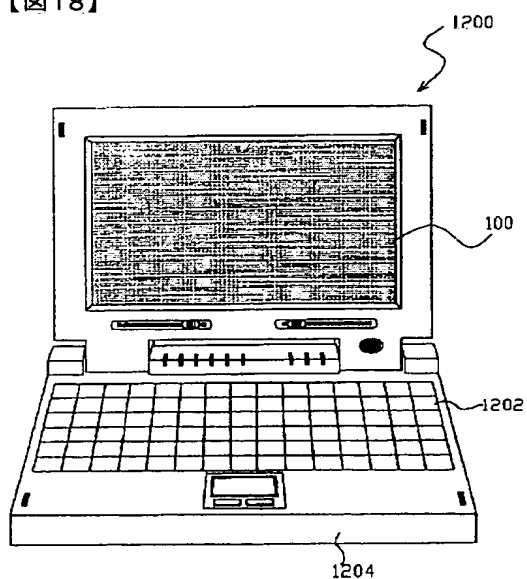
【図16】



【図17】



【图18】



補正・訂正

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成14年12月20日(2002. 12. 20)

【公開番号】特開2000-91581(P2000-91581A)
 【公開日】平成12年3月31日(2000. 3. 31)
 【年通号数】公開特許公報12-916
 【出願番号】特願平10-253105
 【国際特許分類第7版】

H01L	29/786	
G02F	1/136	500
G09F	9/30	338
H01L	21/336	

【FI】

H01L	29/78	619 B
G02F	1/136	500
G09F	9/30	338
H01L	29/78	616 A

【手続補正書】

【提出日】平成14年9月9日(2002. 9. 9)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】電気光学装置、電気光学装置用基板、電気光学装置の製造方法並びに電子機器

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 一對の第1及び第2基板間に電気光学物質が挟持されてなり、該第1基板上に、マトリクス状に配置された複数の画素電極と、

該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、

該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、

前記複数の薄膜トランジスタを構成する半導体層の少なくともチャンネル領域を前記第1基板の側から見て夫々覆う位置に設けられた遮光膜と、

該遮光膜、前記半導体層、前記走査線及び前記データ線を構成する各層間に夫々介在する層間絶縁膜とを備えており、

前記データ線は、遮光性の材料からなり、前記薄膜トランジスタ毎に少なくとも前記チャンネル領域及び前記チャンネル領域に隣接する前記半導体層のチャンネル隣接領域を前記第2基板の側から見て夫々覆うと共に長手方向に伸びる主配線部を有しており、

前記層間絶縁膜の前記データ線よりも前記第1基板に近い側にある部分には、前記薄膜トランジスタ毎に少なくとも前記チャンネル隣接領域に対向する箇所における前記主配線部の縁に対向する位置に溝が形成されており、

前記データ線は、前記薄膜トランジスタ毎に前記主配線部の縁から前記溝に向けて伸びており少なくとも前記チャンネル隣接領域を前記溝側から部分的に囲む側方遮光部を更に有することを特徴とする電気光学装置。

【請求項2】 前記溝は、前記薄膜トランジスタ毎に前記チャンネル隣接領域に対向する箇所における前記主配線部の両縁に対向する位置に二つ形成されており、

前記側方遮光部は、前記薄膜トランジスタ毎に前記二つ形成された溝に対応して二つ設けられており、前記チャンネル隣接領域は前記第1基板に平行な平面内で二方向から囲まれていることを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記薄膜トランジスタ毎に、前記チャンネル隣接領域の前記チャンネル領域と反対側には、前記データ線から前記第1基板の側に伸びるコンタクトホールが開孔されており、当該コンタクトホール内を前記第1基板に向けて伸びる前記データ線の部分と、前記二つ設けられた側方遮光部とにより、前記チャンネル隣接領域は前記第1基板に平行な平面内で三方向から囲まれていることを特徴とする請求項2に記載の電気光学装置。

【請求項4】 前記溝は、前記第2基板の側から見て前記薄膜トランジスタ毎に前記チャンネル領域及び前記チャンネル隣

接領域を包囲するように形成されており、

前記側方遮光部は、前記包囲するように形成された溝に対応して前記第1基板に平行な面内で前記チャンネル領域及び前記チャンネル隣接領域を包囲することを特徴とする請求項1に記載の電気光学装置。

【請求項5】前記遮光膜は、前記薄膜トランジスタ毎に島状に形成されていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項6】前記遮光膜は、前記走査線に沿って縞状に形成されていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項7】前記薄膜トランジスタはLDD (Lightly Doped Drain) 構造あるいはオフセット構造を持つ型の薄膜トランジスタからなり、前記チャンネル隣接領域は、LDD領域あるいはオフセット領域を含むことを特徴とする請求項1から6のいずれか一項に記載の電気光学装置。

【請求項8】前記第2基板に、前記側方遮光部を含む前記データ線、前記走査線及び前記薄膜トランジスタを前記第2基板の側から見て覆う位置に配置されており各画素の開口領域を規定する他の遮光膜を更に備えたことを特徴とする請求項1から7のいずれか一項に記載の電気光学装置。

【請求項9】前記層間絶縁膜は、前記遮光膜と前記半導体層との間に介在する第1層間絶縁膜並びに前記薄膜トランジスタ及び前記走査線と前記データ線との間に介在する第2層間絶縁膜を含んでおり、

前記溝は、前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも一方が開孔されることにより形成されていることを特徴とする請求項1から8のいずれか一項に記載の電気光学装置。

【請求項10】請求項9に記載の電気光学装置の製造方法であって、

前記第1基板上の所定領域に前記遮光膜を形成する工程と、

前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、

前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、

前記薄膜トランジスタ及び前記走査線に第2層間絶縁膜を形成する工程と、

前記第2層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、

該レジストパターンを介して所定時間のエッチングを行い前記第1層間絶縁膜及び前記第2層間絶縁膜のうち少なくとも前記第2層間絶縁膜を開孔することにより前記溝を形成する工程と、

前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含むことを特徴とする電気光学装置の製造方法。

【請求項11】請求項9に記載の電気光学装置の製造方法であって、

前記第1基板上の所定領域に前記遮光膜を形成する工程と、

前記第1基板及び前記遮光膜上に第1層間絶縁膜を堆積する工程と、

前記第1層間絶縁膜上に前記溝に対応するレジストパターンをフォトリソグラフィで形成する工程と、

該レジストパターンを介して所定時間のエッチングを行い前記第1層間絶縁膜を開孔する工程と、

前記第1層間絶縁膜上に前記薄膜トランジスタ及び前記走査線を形成する工程と、

前記薄膜トランジスタ及び前記走査線に前記第2層間絶縁膜を形成すると共に前記第1層間絶縁膜が開孔された箇所前記第2層間絶縁膜を形成して前記溝を形成する工程と、

前記第2層間絶縁膜上に前記データ線を形成すると共に前記溝に前記側方遮光部を形成する工程とを含むことを特徴とする電気光学装置の製造方法。

【請求項12】前記エッチング工程は、前記溝の側壁をテーパ状に形成するウエットエッチング工程を含むことを特徴とする請求項10又は11に記載の電気光学装置の製造方法。

【請求項13】請求項1から9のいずれか一項に記載の電気光学装置を備えた電子機器。

【請求項14】基板上に、

マトリクス状に配置された複数の画素電極と、

該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、

該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、

前記複数の薄膜トランジスタを構成する半導体層の少なくともチャンネル領域を前記第1基板の側から見て夫々覆う位置に設けられた遮光膜と、

該遮光膜、前記半導体層、前記走査線及び前記データ線を構成する各層間に夫々介在する層間絶縁膜とを備えており、

前記データ線は、遮光性の材料からなり、前記薄膜トランジスタ毎に少なくとも前記チャンネル領域及び前記チャンネル領域に隣接する前記半導体層のチャンネル隣接領域を前記第2基板の側から見て夫々覆うと共に長手方向に伸びる主配線部を有しており、

前記層間絶縁膜の前記データ線よりも前記第1基板に近い側にある部分には、前記薄膜トランジスタ毎に少なくとも前記チャンネル隣接領域に対向する箇所における前記主配線部の縁に対向する位置に溝が形成されており、

前記データ線は、前記薄膜トランジスタ毎に前記主配線部の縁から前記溝に向けて伸びており少なくとも前記チャンネル隣接領域を前記溝側から部分的に囲む側方遮光部を更に有することを特徴とする電気光学装置用基板。



副 本

Opposition



特許異議申立書

(14,700円)

平成15年 6月 16日



特許庁長官 太田 信一郎 殿

1. 特許異議の申立てに係る特許の表示

特許番号 特許第3356429号
請求項の表示 請求項1乃至6

2. 特許異議申立人

住 所 東京都港区赤坂8丁目6番31号
赤坂アーバンライフ206号

氏 名 中 川 徹



3. 申立ての理由

notice of reasons for revocation
↓

発送日 15年 9月 19日

取消理由通知書

P2001-063828

特許異議申立の番号
(特許の番号)
起案日
審判長 特許庁審判官
特許権者

異議 2003-71566 ✓
(特許第 3356429 号)
平成 15 年 9 月 8 日
青山 待子
日本電気株式会社 様

本件の、次の「液晶表示装置および液晶プロジェクタ装置」に係る特許は、合議の結果、以下の理由によって取り消すべきものと認められます。これについて意見がありましたら、この通知の発送の日から 60 日以内に意見書の正本 1 通及びその副本 2 通を提出して下さい。

理 由

本件の請求項 1 ないし 6 に係る発明は、その出願前日本国内または外国において頒布された下記の刊行物に記載された発明に基づいて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第 29 条第 2 項の規定により特許を受けることができない。

記

刊行物 1 : 特開 2000-10120 号公報 (甲第 1 号証)

刊行物 2 : 特開 2000-91581 号公報 (甲第 2 号証)

なお、詳細な理由は、特許異議申立人中川徹の特許異議申立書第 4 頁下から 13 行～第 12 頁 14 行「(4) 具体的理由・・・特許を取り消すべきである。」の記載を参照されたい。

Opposition

この通知に関するお問い合わせがございましたら、下記までご連絡下さい。

審判部第 8 部門 審判官 青山 待子

電話 03(3581)1101 内線 3708

ファクシミリ 03(3580)8019

VAS 2009

(1) 申立理由の要約

特許法第29条第2項

請求項	本件特許発明	証拠
1	<p>(A) 基板上に形成された裏面遮光膜と、</p> <p>(B) 前記裏面遮光膜上に形成された層間膜と、</p> <p>(C) 前記層間膜上に形成され、ソース・ドレイン領域とチャネル領域とLDD領域が形成された半導体層と、</p> <p>(D) 前記半導体層上に形成されたゲート絶縁膜と、</p> <p>(E) 前記チャネル領域と前記LDD領域とに沿って、前記層間膜及びゲート絶縁膜に形成されたコンタクトホールと、</p> <p>(F) 前記ゲート絶縁膜上に形成されたゲート線とを有し、</p> <p>(G) 前記ゲート線の一部は前記コンタクトホールに埋め込まれ、かつ前記コンタクトホールによって前記裏面遮光膜が前記ゲート線とコンタクトしていることを特徴とする</p> <p>(H) 液晶表示装置。</p>	<p>甲第1号証(特開2000-10120号)</p> <p>図5、6に走査線300bが走査電極3aと第1遮光膜11c'で構成され、第1遮光膜11c'でTFT30に対する戻り光を遮光し、走査線300bの抵抗を第1遮光膜11c'で低め、高品位の画像表示を実現できる液晶装置が記載され(10頁左欄43行目～同頁右欄12行目)、導電性の遮光膜は不透明な高融点金属からなることが記載されている(8頁右欄23～27行目)。</p> <p>甲第2号証(特開2000-91581号)</p> <p>図11、図13にチャネル領域1a'及びチャネル隣接領域1a''が、側方遮光部6b'により、基板に平行な平面内において隙間無く包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても側方遮光部6b'で遮光することが可能となること(13頁左欄32～同頁右欄2行目)、更にチャネル領域1a'及びチャネル隣接領域1''を立体的に囲んで遮光できることが記載されている(10頁左欄4～19行目)。</p>
2	<p>(A) 基板上に形成された裏面遮光膜と、</p> <p>(B) 前記裏面遮光膜上に形成された層間膜と、</p> <p>(C) 前記層間膜上に形成され、ソース・ドレイン領域とチャネル領域とLDD領域が形成された半導体層と、</p> <p>(D) 前記半導体層上に形成されたゲート絶縁膜と、</p> <p>(E') 前記LDD領域に沿って、前記層間膜及びゲート絶縁膜に形成されたコンタクトホールと、</p> <p>(F) 前記ゲート絶縁膜上に形成され</p>	

	<p>たゲート線とを有し、 (G) 前記ゲート線の一部は前記コンタクトホールに埋め込まれ、かつ前記コンタクトホールによって前記裏面遮光膜が前記ゲート線とコンタクトしていることを特徴とする (H) 液晶表示装置。</p>
3	<p>(I) 少なくとも前記チャネル領域は前記コンタクトホール、前記ゲート線及び前記裏面遮光膜で覆われてなることを特徴とする請求項1記載の液晶表示装置。</p>
4	<p>(J) 前記LDD領域は前記コンタクトホール及び前記裏面遮光膜で覆われてなることを特徴とする請求項1又は2記載の液晶表示装置。</p>
5	<p>(K) 前記裏面遮光膜は導電材料で構成されてなることを特徴とする請求項1から4のいずれかに記載の液晶表示装置。</p>
6	<p>(L) 前記裏面遮光膜は耐熱性材料からなることを特徴とする請求項1から5のいずれかに記載の液晶表示装置。</p>
	<p>(効果) チャネル領域やLDD領域に入射される光を抑制できる、又、ゲート配線の配線抵抗を低下させることができる。</p>
理由の要点	<p>1. 請求項1乃至6は、甲第1号証に甲第2号証の技術思想を組み合わせ適用し、単に設計事項を施したものに過ぎず、当業者が容易になし得る進歩性が無い発明である。</p>

(2) 出願の経緯

優 先 日	平成12年 4月11日
出 願 日	平成13年 3月 7日
審 査 請 求	平成13年 3月 7日
拒 絶 理 由	平成14年 6月17日
手 続 補 正	平成14年 8月15日
意 見 書 提 出	平成14年 8月15日
特 許 査 定	平成14年 9月 6日
登 録	平成14年10月 4日
特許公報発行	平成14年12月16日

(3) 申立の根拠

請求項 1乃至6
条 文 特許法第29条第2項
証 拠 甲第1、2号証

(4) 具体的理由

(a) 本件特許発明

本件特許発明の請求項1は、特許請求の範囲に記載のとおり、以下の構成を有する。

- (A) 基板上に形成された裏面遮光膜と、
- (B) 前記裏面遮光膜上に形成された層間膜と、
- (C) 前記層間膜上に形成され、ソース・ドレイン領域とチャネル領域とLDD領域が形成された半導体層と、
- (D) 前記半導体層上に形成されたゲート絶縁膜と、
- (E) 前記チャネル領域と前記LDD領域とに沿って、前記層間膜及びゲート絶縁膜に形成されたコンタクトホールと、
- (F) 前記ゲート絶縁膜上に形成されたゲート線とを有し、
- (G) 前記ゲート線の一部は前記コンタクトホールに埋め込まれ、かつ

前記コンタクトホールによって前記裏面遮光膜が前記ゲート線とコンタクトしていることを特徴とする

(H) 液晶表示装置。

請求項 2 は、同様に以下の構成を有する。

(A) 基板上に形成された裏面遮光膜と、

(B) 前記裏面遮光膜上に形成された層間膜と、

(C) 前記層間膜上に形成され、ソース・ドレイン領域とチャネル領域と L D D 領域が形成された半導体層と、

(D) 前記半導体層上に形成されたゲート絶縁膜と、

(E') 前記 L D D 領域に沿って、前記層間膜及びゲート絶縁膜に形成されたコンタクトホールと、

(F) 前記ゲート絶縁膜上に形成されたゲート線とを有し、

(G) 前記ゲート線の一部は前記コンタクトホールに埋め込まれ、かつ前記コンタクトホールによって前記裏面遮光膜が前記ゲート線とコンタクトしていることを特徴とする

(H) 液晶表示装置。

請求項 3 は、同様に以下の構成を有する。

(I) 少なくとも前記チャネル領域は前記コンタクトホール、前記ゲート線及び前記裏面遮光膜で覆われてなることを特徴とする請求項 1 記載の液晶表示装置。

請求項 4 は、同様に以下の構成を有する。

(J) 前記 L D D 領域は前記コンタクトホール及び前記裏面遮光膜で覆われてなることを特徴とする請求項 1 又は 2 記載の液晶表示装置。

請求項 5 は、同様に以下の構成を有する。

(K) 前記裏面遮光膜は導電材料で構成されてなることを特徴とする請求項 1 から 4 のいずれかに記載の液晶表示装置。

請求項 6 は、同様に以下の構成を有する。

(L) 前記裏面遮光膜は耐熱性材料からなることを特徴とする請求項 1 から 5 のいずれかに記載の液晶表示装置。

そして、本件特許発明の効果として、チャネル領域又は／及びＬＤＤ領域に入射される光を抑制でき、画素トランジスタの光リーク電流を低減できるため、光リーク電流に起因するコントラストの低下、フリッカ等の画質劣化を防止できること、又、ゲート配線の配線抵抗を低下させることができるため、ゲート配線の信号遅延による画質低下を防止できることが記載されている（６頁左欄３５～４２行目）。

（ｂ）証拠の説明

① 甲第１号証（特開２０００－１０１２０号公報）

本号証は、本件特許優先日前に頒布された特許公開公報であり、遮光膜を用いた構成により高品質の画像表示が可能な液晶装置が記載されている（５頁左欄１～２行目）。

本号証の液晶装置用基板は、図５、図６に示すように、ポリシリコン膜のゲート電極３ａが第１遮光膜１１ｃ'に重ねられ、第１遮光膜１１ｃ'がゲート電極３ａの冗長配線として配設され画素スイッチング用ＴＦＴ３０の下側にも設けられており、走査線３００ｂが走査電極３ａと第１遮光膜１１ｃ'で構成されている。そして、第１遮光膜１１ｃ'でＴＦＴ３０に対する戻り光を遮光しつつ、第１遮光膜１１ｃ'及びゲート電極３ａから構成される走査線３００ｂの抵抗を第１遮光膜１１ｃ'で低めることが可能であり、又、第１遮光膜１１ｃ'がゲート電極３ａに対する冗長構造をなすので、ゲート電極３ａに断線や導通不良があったとしても走査線３００ｂが不良化するのを未然に防ぐことも可能であり、高品位の画像表示を実現できることが記載されている（１０頁左欄４３行目～同頁右欄１２行目）。

また、図４の画素スイッチング用ＴＦＴ３０はＬＤＤ構造を有し、走査線３００ａの一部を構成するゲート電極３ａ、ゲート電極３ａからの電界によりチャネルが形成される半導体層１ａのチャネル領域１ａ'、ゲート電極３ａと半導体層１ａとを絶縁するゲート絶縁膜２、データ線６ａ（ソース電極）、半導体層１ａの低濃度ソース領域（ソース側ＬＤＤ領域）１ｂ及び低濃度ドレイン領域（ドレイン側ＬＤＤ領域）１ｃ、半導体層１ａ

の高濃度ソース領域 1 d 並びに高濃度ドレイン領域 1 e を備えている（9 頁右欄 1 5 ～ 2 5 行目）。更に第 2 遮光膜 1 1 a や第 1 遮光膜 1 1 c を構成する導電性の遮光膜は、不透明な高融点金属からなること（8 頁右欄 2 3 ～ 2 7 行目）、画素スイッチング用 T F T 3 0 の下側に第 2 遮光膜 1 1 a が設けられ、少なくとも半導体層 1 a のチャネル領域 1 a' 及び L D D 領域 1 b、1 c への戻り光の入射を効果的に防ぐことが出来ることが記載されている（10 頁左欄 2 5 ～ 2 8 行目）。

また、図 1 0 の液晶装置用基板は、容量線 3 b と第 2 遮光膜 1 1 a''' とをコンタクトホールを介して接続する構成が開示されている（11 頁右欄 3 7 ～ 4 1 行目）。

② 甲第 2 号証（特開 2 0 0 0 - 9 1 5 8 1 号公報）

本号証は、本件特許優先日前に頒布された特許公開公報であり、T F T のチャネル領域やチャネル隣接領域における入射光や戻り光に対する遮光性能を高めることができ、高品位の画像表示が可能な電気光学装置が記載されている（4 頁左欄 4 0 ～ 4 4 行目）。

本号証の図 1 1、図 1 3 には、図中黒塗りで示した枠状の領域において層間絶縁膜に形成される溝が、対向基板 2 0 の側から見て T F T 毎にチャネル領域 1 a' 及びチャネル隣接領域 1 a'' を包囲するように形成されており、側方遮光部 6 b' が溝に対応して T F T アレイ基板 1 0 に平行な面内でチャネル領域 1 a' 及びチャネル隣接領域 1 a'' を包囲する構成が開示され、チャネル領域 1 a' 及びチャネル隣接領域 1 a'' が、側方遮光部 6 b' により、基板に平行な平面内において隙間無く包囲されているので、いずれの方向から斜めに投射光や戻り光或いはそれらの反射光が入射しようとしても側方遮光部 6 b' で遮光することが可能となることが記載されている（13 頁左欄 3 2 ～ 同頁右欄 2 行目）。

また、走査線 3 a を上側から覆うように形成されたデータ線 6 a の主配線部及び側方遮光部 6 b で、チャネル領域 1 a' 並びに L D D 領域 1 b 及び 1 c を含むチャネル隣接領域 1 a'' を入射光から遮光し、画素スイッチング用 T F T 3 0 の下側に設けられた第 1 遮光膜 1 1 a で、チャネル領域

1 a' 並びにLDD領域1 b及び1 cを含むチャネル隣接領域1 a''を戻り光から遮光し、データ線6 aの主配線部及び側方遮光部6 b並びに第1遮光膜1 1 aでチャネル領域1 a' 及びチャネル隣接領域1 ''を立体的に囲んで遮光すること、この結果、TFT 3 0では、投射光や戻り光の入射角度や電気光学装置内における反射角度等に殆ど又は全くよらずに、投射光や戻り光等による光電流の発生に起因したトランジスタ特性の劣化が低減されることが記載されている(10頁左欄4~19行目)。

更に、図2、図3の画素スイッチング用TFT 3 0をLDD構造を持つnチャネル型のTFTとする場合に、走査線3 a(ゲート電極)を拡散マスクとして、PなどのV族元素のドーパントを低濃度で(例えば、Pイオンを $1\sim 3\times 10^{13}/\text{cm}^2$ のドーズ量にて)ドープリ、走査線3 a下の半導体層1 aをチャネル領域1 a' とすることが記載され、又、図1 1や図1 3の第2実施形態で図2、図3の第1実施形態と同様の構成要素については説明を省略することが記載されている(11頁右欄43行目~12頁左欄1行目、13頁左欄25~28行目)。

(c) 本件特許発明と証拠との対比

① 請求項1について

甲第1号証の図5及び図6には、液晶装置用基板1 0上に裏面遮光膜に相当する第1遮光膜1 1 c' が形成され(構成A、H)、第1遮光膜1 1 c' 上に第1層間絶縁膜1 2が形成され(構成B)、第1層間絶縁膜1 2上に半導体層1 aのチャネル領域1 a' が形成されている構成が開示されており、前記半導体層1 aはソース側LDD領域1 b及びドレイン側LDD領域1 cと、高濃度ソース領域1 d及び高濃度ドレイン領域1 eを備えている(構成C)。

前記半導体層1 a上にはゲート絶縁膜2が形成され(構成D)、そのゲート絶縁膜2上にポリシリコン(遮光性材料)のゲート電極3 aが形成されており(構成F)、前記ゲート電極3 aの一部はコンタクトホール1 8に埋め込まれ、コンタクトホール1 8によって裏面遮光膜に相当する第1遮光膜1 1 c' がゲート電極3 aとコンタクトしている(構成G)。従っ

て、甲第1号証には、請求項1の構成A～D、構成F～Hが開示されている。

更に、構成Eの層間膜とゲート絶縁膜にコンタクトホールを形成することは、甲第1号証のコンタクトホール18を第1層間絶縁膜12に形成する構成と実質的に何ら変わることが無く同一構成である。従って、請求項1の構成中で甲第1号証に明示がないのは、構成Eの「チャネル領域とLDD領域に沿ってコンタクトホールを形成すること」のみである。

しかしながら、前記構成Eの「チャネル領域とLDD領域に沿ってコンタクトホールを形成すること」は、チャネル領域とLDD領域に沿って遮光性材料を設け遮光することと技術思想として全く同一であり、係る技術思想は甲第2号証に開示されている。甲第2号証は、光リーク電流を低減すべくチャネル領域やLDD領域への照射光を抑制するTFEに関するもので、本件特許発明や甲第1号証と技術分野及び課題が同一であり、その図11、図13には、チャネル領域1a'及びLDD領域を含むチャネル隣接領域1a''を、データ線6aの側方遮光部6b'が側方から囲むことにより、基板に平行な平面内において隙間無く包囲するという前述の技術思想と全く同一の技術思想が開示されている。

付言すると甲第2号証には、チャネル領域1a'及びLDD領域を含むチャネル隣接領域1a''を立体的に囲んで遮光する技術思想についても記載され、又、走査線3a（ゲート電極）を拡散マスクとしてチャネル領域1a'を形成するとの記載及び図2から明らかなように、ゲート電極がチャネル領域1a'と同一以上の長さで側方から囲んでいる構成も開示されている。

即ち、請求項1は、甲第1号証の構成に、甲第2号証のチャネル領域とLDD領域に沿って遮光性材料を設けて遮光するという技術思想を組み合わせ適用し、技術思想の具体的適用に伴う設計事項として、チャネル領域やLDD領域に沿って設けられる遮光部に、コンタクトホール及びそこに埋め込んだゲート線を用いたものに過ぎず、当業者が何らの困難性も無くなし得るものである。

そして、甲第2号証には、チャンネル領域1 a' 及びLDD領域を含むチャンネル隣接領域1 a'' へ何れの方法から斜めに投射光や戻り光或いはそれらの反射光が入射しても遮光でき、光電流の発生に起因したトランジスタ特定の劣化を低減できること、即ち、チャンネル領域やLDD領域への入射光を抑制し、光電流を低減して画質劣化を防止することと同一の効果が記載され、又、甲第1号証には、第1遮光膜11 c' 及びゲート電極3 aから構成される走査線300 bの抵抗を第1遮光膜11 c' で低め、高品位の画像表示を実現すること、即ち、ゲート配線の配線抵抗を低下し、ゲート配線の信号遅延による画質低下を防止することと同一の効果が記載されている。即ち、請求項1は、甲第1、2号証が奏する効果の単なる総和の効果を奏するに過ぎず、甲第1、2号証に対し何ら顕著な効果を奏するものではない。

従って、請求項1は甲第1、2号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

② 請求項2について

請求項2は、請求項1の構成Eのコンタクトホールがチャンネル領域とLDD領域に沿って形成されていること代え、構成E'のコンタクトホールがLDD領域に沿って形成されていることにしたこと以外、請求項1と同一構成である。しかしながら、構成E'のLDD領域に沿って形成することは、構成Eのチャンネル領域とLDD領域に沿って形成することの上位概念であるから、上記①と同様の理由で甲第1、2号証から当然に認定することができ、又、請求項1で言及した効果以外、特別な効果を発揮するものでもない。

従って、請求項2は甲第1、2号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

③ 請求項3について

甲第1号証の図5及び図6には、ポリシリコン（遮光性材料）のゲート電極3 aと裏面遮光膜に相当する第1遮光膜11 c' がチャンネル領域1 a' を上下から覆う構成が開示され、更にチャンネル領域1 a' の両側に、ポ

リシリコン膜（遮光性材料）のゲート電極 3 a が埋め込まれるコンタクトホール 1 8 を形成する構成が開示されており、構成 I 中で甲第 1 号証に明示されていないのは、コンタクトホールがチャネル領域を覆う構成だけである。

しかしながら、上記①で述べたように、甲第 2 号証にはチャネル領域の側方や周囲を囲んで遮光性材料を設けて遮光する技術思想が開示されている。更には、ゲート電極がチャネル領域 1 a' と同一以上の長さで側方から囲んでいる構成も開示され、例えば図 1 3 の構成でもゲート電極 3 a がチャネル領域 1 a' と同一以上の長さで側方から囲んでいることは明らかであり、図 1 3 には実質的にコンタクトホールに埋め込んだ遮光性材料のゲート電極 3 a でチャネル領域 1 a' を覆っている構成が開示されている。係る甲第 2 号証を甲第 1 号証に組み合わせて適用し、請求項 3 に想到することは当業者が何らの困難性も無くなし得ることである。又、請求項 1 で言及した効果以外、特別な効果を発揮するものでもない。

従って、請求項 3 は甲第 1、2 号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

④ 請求項 4 について

甲第 1 号証の図 1 0 には、ソース側 L D D 領域 1 b 及びドレイン側 L D D 領域 1 c の下方を裏面遮光膜に相当する第 2 遮光膜 1 1 a''' で覆い、その側方にポリシリコン膜（遮光性材料）の容量線 3 b が埋め込まれるコンタクトホール 1 3 を形成する構成が開示されており、構成 J 中で甲第 1 号証に明示されていないのは、コンタクトホールが L D D 領域を覆う構成だけである。

しかしながら、上記①で述べたように、甲第 2 号証には L D D 領域の側方や周囲を囲んで遮光性材料を設けて遮光する技術思想が開示されており、係る甲第 2 号証の技術思想を甲第 1 号証に組み合わせて適用し、技術思想の具体的適用に伴う設計事項として、L D D 領域を囲んで設けられる遮光部に、コンタクトホール及びそこに埋め込んだ遮光性材料のゲート線を用いることは当業者が何らの困難性も無くなし得ることである。又、請求項

1 で言及した効果以外、特別な効果を発揮するものでもない。

従って、請求項 4 は甲第 1、2 号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

⑤ 請求項 5 について

甲第 1 号証の裏面遮光膜に相当する第 1 遮光膜 11c' は、ゲート電極 3a の冗長配線として配設される導電性の遮光膜であり、導電材料で構成されている。従って、甲第 1 号証には構成 K が開示されており、請求項 5 は甲第 1、2 号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

⑥ 請求項 6 について

甲第 1 号証の裏面遮光膜に相当する第 1 遮光膜 11c' は、不透明な高融点金属、即ち耐熱性材料から構成されている。従って、甲第 1 号証には構成 L が開示されており、請求項 6 は甲第 1、2 号証に基づき当業者が容易になし得る進歩性が無い発明であり、特許を取り消すべきである。

4. 証拠方法

(1) 甲第 1 号証

特開 2000-10120 号公報

(2) 甲第 2 号証

特開 2000-91581 号公報

5. 添付書類

(1) 特許異議申立書

副本 2 通

(2) 甲第 1、2 号証写し

正本 1 通及び副本 2 通

YAS.029

Record

Publication 1:

Japanese Laid Open Patent Publication 2000-10120
(Class 1 Proof)

Publication 2:

Japanese Laid Open Patent Publication 2000-91581
(Class 2 Proof)

Moreover, for a specific reason, reference is made to the Patent Objection (Opposition Document) of patent opponent Tetsu Nakagawa, in the section extending from line 13 of the bottom of p.4 to line 14 of p. 12 of the Patent Opposition Document, □g(4 The specific reason □c the patent should be cancelled.

(4) Specific Reason

(a) Patent invention of the present case

Claim 1 of the present patent invention, as recorded in the scope of patent Claims, has the following construction.

(A) a rear surface light shielding film formed on the substrate,

(B) a between layer film formed on the rear surface of the light shielding film,

(C) a semiconductor layer formed on a between layer film on which is formed a drain region, a channel region, and an LDD region,

(D) a gate insulation region formed on the semiconductor layer,

(E) a contact hole formed on the between layer film and the gate insulation film, along the channel region and the LDD region,

(F) a gate line is provided formed on the gate insulation film,

(G) a portion of the gate line is filled into the contact hole, and the rear surface light shielding film is characterized by the fact that contact is made with the gate line through the contact hole, and

(H) a liquid crystal display device.

Claim 3 is constructed as follows:

(I) The liquid crystal display device of Claim 1 is characterized by the fact that, at a minimum, the channel region is formed of a contact hole, a gate line, and a rear surface light shielding film.

Claim 4 is constructed as follows:

(J) The liquid crystal display device of Claim 1 and Claim 2 is characterized by the fact that the LDD region is formed from a contact hole and the rear surface light shielding film.

Claim 5 is constructed as follows:

(K) The liquid crystal display device of any of from Claims 1 to Claim 4, characterized by the fact that the rear surface light shielding film is constructed with an electro-conductive material.

Claim 6 is constructed as follows:

(L) The liquid crystal display device of any of Claims 1 to 5 characterized by the fact that the rear surface light shielding film is formed from a heat resistant material.

Also, it is recorded that, as the effect of the patent invention of the present case, light can be suppressed from incidentally entering into the channel region and the LDD region, and since the optical leakage current of a pixel transistor can be reduced, there is a reduction of contrast originating in the optical leakage current, and deterioration of the picture quality caused by flicker and the like can be prevented. In addition, since the wiring resistance of the gate wiring can be reduced, picture quality reduction caused by the signal delay of the gate wiring can be prevented. (Lines 35-42 of the lower left column of Page 6).

(b) Explanation of Proof Basis

(1) Class 1 Proof (Japanese Laid Open Patent Publication 2000-10120).

The present Proof comprises a Japanese Laid Open Patent Publication distributed prior to the patent priority date of the present case, and makes reference to a liquid crystal device in which a high-quality pixel display is made possible by construction which uses a light shielding film. (Reference Lines 1-2 of the left column of Page 5).

A substrate which uses the liquid crystal device of the present Proof, as shown in Figure 5 and Figures 6, has the gate electrode 3a of the poly-silicon film layer layered onto the first light shielding film 11c', and the first light shielding film 11c' is also attached to the lower side of the TFT 30 used for disposed pixel switching as the redundant wiring of the gate electrode 3a.

The scanning line 300b is constructed with a scanning electrode 3a and a first light shielding film 11c'. Also, light shielding is accomplished of light returning relative to the TFT 30 by means of first light shielding film 11c', and it is possible to reduce the resistance of the scanning line 300b constructed from the first light shielding film 11c' and the gate electrode 3a by means of the first light shielding film 11c'. In addition, since the first light shielding film 11c' forms redundant construction relative to the gate electrode 3a, even if there are broken lines or poor conduction in the gate electrode 3a, it is possible to prevent the deterioration of the scanning line 300b, and a high-quality picture image display can be realized (reference line 43 from the left column of Page 10 to line 12 of the right column of the same page).

In addition, reference is made to the fact that the TFT 30 used for pixel switching, as shown in Figure 4, is provided with LDD construction and is equipped with: a gate electrode 3a which constructs a portion of the scanning line 300a, a channel region 1a' of a semiconductor layer 1a in which is formed a channel by means of an electric field from the gate electrode 3a, a gate insulation film 2 which provides insulation between the gate electrode 3a and the semiconductor layer 1a, a data line 6a (source electrode), a low-density source region of the semiconductor layer 1a (source side LDD region) 1b and the low-density drain

region (drain side LDD region) 1c, the high-density source region 1d of the semiconductor layer 1a, and the high-density drain region 1e (lines 15-25 of the right column of Page 9). Furthermore, the electro-conductive light shielding film which constructs the second light shielding film 11a and the first light shielding film 11c is formed from a non-transparent metallic having a high melting point (reference lines 23-27 of the right column of Page 8), and a second light shielding film 11a is attached to the lower side of the TFT 30 used for pixel switching, and, at a minimum, incidental light returning to the channel region 1a of the semiconductor layer 1a and to the LDD region 1b and 1c, can be effectively prevented (lines 25-28 of the left column of Page 10).

In addition, the substrate used for the liquid crystal device shown in Figure 10 discloses construction in which the capacity line 3b and the second light shielding film 11a are connected through a contact hole. (Line 37-41 of the left column of Page 11).

(2) Class 2 Proof (Japanese Laid Open Patent Publication 2000-91581)

Reference is made to an electrical optical device in which high quality pixel display is possible, wherein the Proof is a Laid Open Patent Publication which had been distributed prior to the priority date of the present patent, and is able to increase light shielding performance relative to incidental light or returning light in the TFT channel region or regions adjacent to the channel (reference line 40-44 of the left column of Page 4).

In Figure 11 in Figure 13 of the present Proof, reference is made to the fact that in the region of the frame shape shown by the black coating, construction formed in the between layer insulation film encompasses channel region 1a' and channel adjacent region 1a'' for each TFT, as seen from the side of the opposing substrate 20, and construction is disclosed which encompasses a channel region 1a' and a channel adjacent region 1a'' within a parallel surface in the TFT array substrate 10 in which the side light shielding component 6a' corresponds to a groove. Since the channel region 1a and the channel adjacent region 1a' are enclosed without a gap within the parallel planes in the substrate, even if there is inclining incidental light from any direction or returning light or

incidental reflected light from these, it can be shielded by the lateral light shielding component 6b'. (reference the section extending from line 32 of the left side of page 13 to line 2 of the right side of the same page).

In addition, reference is made to the fact that the channel adjacent region 1aj□ which includes channel region 1ai and LDD region 1b and 1c are shielded from incidental light by the primary wiring of the data line 6a formed so as to encompass scanning line 3a from above, and by the lateral light shielding component 6b, and the channel adjacent region 1ag□ which includes the channel region 1ai and the LDD region 1b is shielded from returning light by the first light shielding film 11a attached to the lower side of the TFT 30 used for pixel switching, and the channel region 1at and the channel adjacent region 1□f are solidly encompassed and light shielded by the primary wiring of the data line 6a and the lateral light shielding component 6 and the 1st light shielding film 11a. As a result, in TFT 30, there is a reduction in the deterioration of the transistor characteristics originating in the generation of optical current from incidental light or returning light, and it is not affected by the reflected light or incidental angle of returning light, or the reflected angle within an electrical optical device (reference line 4-19 of the left column of Page 10).

Furthermore, in the case where the TFT 30 used for pixel switching, shown in Figure 2 and 3, is made to be an n channel type TFT, using scanning line 3a (gate electrode) as a diffusion mask, and accomplishing doping of the V type source element of P in a low concentration (for example in a dosage where the P ions are $1-3 \times 10^{13}/\text{cm}^2$), the semiconductor layer 1a below the scanning line 3a is made to be the channel region 1ae. In addition, and a second embodiment of Figure 11 in Figure 13, an explanation is omitted relative to construction elements which are the same as those of the first embodiment shown in Figure 2 in Figure 3. (Line 43 of the right column of Page 11 to line 1 of the left column of Page 12, and lines 25 to 28 of the left column of Page 13).

(C) Comparison between the invention of the present patent and the Proof

Figure 5 and Figure 6 of the Class 1 Proof disclose construction in which there is the formation of a first

light shielding film 11c' (construction A, H), a first between layer insulation film 12 formed on the first light shielding film 11 C.' (construction B), and a channel region 1a of the semiconductor layer 1a formed on the first between layer insulation film 12 which corresponds to the rear surface light shielding film on the substrate 10 used as the liquid crystal device. The semiconductor layer 1a is provided with a source side LDD region 1b and a drain side LDD region 1c, and a high-density source region 1d and a high-density drain region 1e (construction C).

A gate insulation film 2 is formed on the semiconductor layer 1a (construction D), and a gate electrode 3a formed a poly-silicon (light shielding material) is formed on the gate insulation film 2 (construction F), wherein a portion of the gate electrode 3a is filled into the contact hole 18, and a first light shielding film 11 C.' corresponding to the rear surface light shielding film makes contact with the gate electrode 3a by means of contact hole 18 (construction G). Furthermore, the Class 1 Proof discloses construction A-D and construction F-H of Claim 1.

Furthermore, the formation of a contact hole between the between layer film of construction E and the gate insulation film is substantially the same construction as that of construction whereby the contact hole 18 of the Class 1 Proof is formed in the first between layer insulation film 12. Furthermore, the only thing not indicated in the Class 1 Proof which appears in the construction of Claim 1 is the "formation of the contact hole in the region between the channel region and the LDD region".

As a side note, reference is also made concerning the technical concept of providing light shielding by solidly encompassing the channel adjacent region 1a of which includes the channel region 1a' and LDD. In addition, reference to the use of the scanning line 3a (gate electrode) as a diffusion mask in forming the channel region 1a, and as it is clear from Figure 2, construction is also disclosed in which the gate electrode is also encompassed by the same or greater length from the side direction as it is the channel region 1a'.

In other words, Claim 1 combines and applies the technical concept of accomplishing shielding by attaching light shielding material to the channel region of Class Proof 2

and to the LDD region described in Class Proof 2, to the construction of Class Proof 1. As a design item which accompanies the practical application of the technical concept, this is nothing more than the use of a contact hole and a gate line filled into the bottom in the light shielding component attached to the channel region or the LDD region, which can be accomplished by one skilled in the art of without any difficulty.

Also, in Class 2 Proof, reference is made to the fact that, even if projected light inclining from any direction to the channel adjacent region 1a'', which includes the channel region 1a' and the LDD region, or returning light, or reflected light from these is incidental, it can be shielded, and transistor specific deterioration originating in the generation of an optical current can be reduced. In other words, incidental light toward the channel region or the LDD region is suppressed, and there the same effect is achieved as preventing the deterioration of picture quality by reducing the optical current. In addition, in Proof 1, reference is made to the fact that the resistance of the scanning line 300b constructed from the first light shielding film 11 c', and the gate electrode 3a is reduced by the first light shielding film 11 c', and there is the realization of a picture image display of high-quality, namely the reduction of the wiring resistance of the gate wiring, and there is the same effect as preventing picture quality reduction by the signal delay of the gate wiring. In other words, Claim 1 is nothing more than the accomplishment of a simple known effect covered by Class Proofs 1 and 2, and there is no exceptional effect relative to Class Proofs 1 and 2.

Furthermore, Claim 1 is an invention which could be easily accomplished by one skilled in the art on the basis of Class Proofs 1 and 2, and there is no obviousness. Hence, the patent should be canceled.

(2) Claim 2

Claim 2 substitutes construction in which the contact hole of the construction E' is formed in the LDD region, in lieu of the construction of Claim 1 in which the contact hole of the construction of E is formed in the channel region and the LDD region. Other than this, the construction is the same. However, since the formation in the LDD region of construction E' is an upper-level concept of the formation

in the channel region and the LDD region of construction E, for the same reasons as those indicated in (1) above, they can be regarded as being natural from Class Proofs 1 and 2, and other than the results elaborated on in Claim 1, there are no exceptional demonstrated effects.

Furthermore, Claim 2 could be easily accomplished by one skilled in the art, and it is an invention in which there is no non-obviousness, and the patent should be canceled.

(3) Figures 5 and 6 in Class Proof 1 disclose construction in which the first light shielding film 11c' corresponding to the gate electrode 3a of poly-silicon (light shielding material) covers the channel region 1a' from top to bottom, and discloses the formation of a contact hole 18 filled by the gate electrode 3a of poly-silicon film (light shielding material) on both sides of the channel region 1a'. The only thing which is not indicated in Class Proof 1 in construction 1 is construction in which the contact hole covers the channel region.

However, as indicated in (1) above, the in Class Proof 2 is disclosed a technical concept in which light shielding material is attached and encompasses the side or periphery of the channel region. Furthermore, construction is also disclosed wherein the side is encompassed by a gate electrode the length of which is the same or greater than that of the channel region 1a'. For example, even with the construction shown in Figure 13, it is clear that the gate electrode 3a encircles the channel region 1a' from the side with an equal or greater length. In Figure 13, construction is disclosed in which the channel region 1a' is covered by the gate electrode 3a of the light shielding material which substantially fills into the contact hole. Applying the subject Class Proof 2 in combination with the Class Proof 1, to achieve the concept of Claim 3 is something which could be easily accomplished by one skilled in the art without any difficulty. In addition, other than the effect elaborated on in Claim 1, there is no exceptional demonstrated effect.

Furthermore, Claim 3 can be easily accomplished by one skilled in the art on the basis of Class Proofs 1 and 2, and it is an invention in which there is no non-obviousness, and the patent should be canceled.

(4) Claim 4

In Figure 10 of Class Proof 1, construction is disclosed in which formation is accomplished of a contact hole 13 which is filled with a capacity line 3b of poly-silicon film (light shielding material) in the side direction, wherein the source side LDD region 1b and the lower side of the drain side LDD of the region 1c drain side LDD 1c is covered by the second light shielding film 11a''' corresponding to the rear surface light shielding film. In construction J, the only thing which is not indicated in the Class Proof 1 is construction in which the contact hole covers the LDD region.

However, as explained in (1), in Class Proof 2 a technical concept is disclosed for accomplishing light shielding by attaching light shielding material which encompasses the side or periphery of the LDD region. Applying the technical concept of the subject Class Proof 2 in combination with Class Proof 1, the use of a contact hole which is filled with a gate line of light shielding material in the light shielding section attached so as to encompass the LDD region as a design item which accompanies the practical application of the technical concept is something which could be easily accomplished by one skilled in the art without any difficulty. In addition, other than the effect elaborated upon in Claim 1, there is no exceptional effect demonstrated.

Furthermore, Claim 4 could be easily accomplished by one skilled in the art on the basis of Class Proofs 1 and 2. Since it is an invention in which there is no non-obviousness, the patent should be canceled.

(5) Claim 5

The first light shielding film 11c' corresponding to the surface light shielding film of the Class 1 Proof is an electro-conductive light shielding film distributed as the redundant wiring of the gate electrode 3a, and is constructed with electro-conductive material. Furthermore, in Class Proof 1 is disclosed construction K, and Claim 5 could be easily accomplished by one skilled in the art on the basis of the Class Proofs 1 and 2. The invention has no non-obviousness and the patent should therefore be canceled.

(6) Claim 6

The first light shielding film 11 c' corresponding to the rear surface light shielding film of the Class 1 Proof is constructed from a non-transparent metallic with a high melting point. Namely it is formed from a heat resistant material. Furthermore, in the Class 1 Proof is disclosed construction L, and Claim 6 could be easily accomplished by one skilled in the art on the basis of the Class Proofs 1 and 2. Since the invention has no non-obviousness, the patent should be canceled.